

Résumé de cours M1 Microélectronique
Module : Physique des composants semi-conducteurs 2

Transistor MOSFET

Prof. Abdelhamid BENHAYA

Directeur du Laboratoire d'Electronique Avancée
Responsable Salle Blanche

Département d'Electronique
Faculté de Technologie
Université Batna 2

<https://youtu.be/Y7C9j529Ecg>

Domaines d'intérêt:

Technologie des semi-conducteurs
(Matériaux et dispositifs photovoltaïques)

e-mail: a.benhaya@univ-batna2.dz
benhaya_abdelhamid@yahoo.fr

Tel: +213 (0)7 73 87 37 84

BIBLIOGRAPHIE

Langue Anglaise

1. Marius Grundmann, The Physics of Semiconductors, Springer-Verlag Berlin Heidelberg, 2006.
2. S. M. Sze, Physics of Semiconductor Devices, JOHN WILEY & SONS, 2007.
3. <http://ecee.colorado.edu/~bart/book/book/contents.htm>

Langue Française

1. A. Vapaille et R. Castagné, Dispositifs et circuits semi-conducteurs, Physique et technologie, Dunod, 1987.
2. CHRISTIAN ET HELENE NGÖ, Introduction à la physique des semi-conducteurs, Dunod, 1998.
3. H. MATHIEU, physique des semi-conducteurs et des composants électroniques, Dunod, 2001.
4. <https://www.polytech-lille.fr/cours-atome-circuit-integre/>
5. <http://koeniguer.perso.cegetel.net/ips/ips.html>

Transistor MOSFET

Plan

- Différents types de FETs;
- Structure et technologie;
- Fonctionnement;
- Effet de la modulation de la longueur du Canal, du substrat et de la température;
- Différentes technologies;
- Montages et schémas équivalents;
- Comparaison entre les transistors bipolaire et MOSFET.

1^{ère} partie

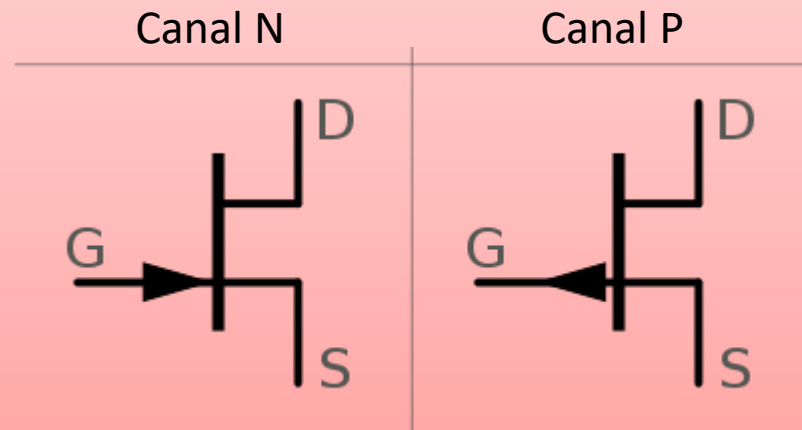
DIFFÉRENTS TYPES DE FETS

Transistors FETs

Définition

Un transistor FET (**Field effect transistor, Transistor à effet de champ**) est un dispositif unipolaire (**conduction par électrons**, donc un FET à canal n; ou **par trous**, donc un FET à canal p).

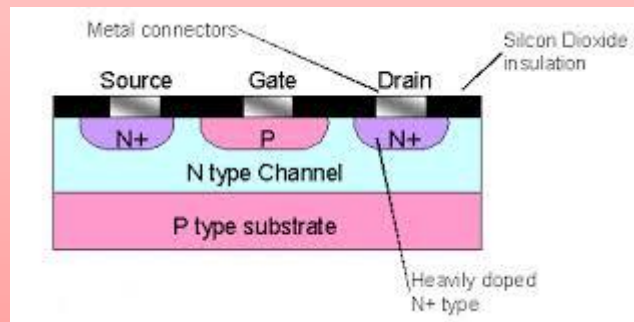
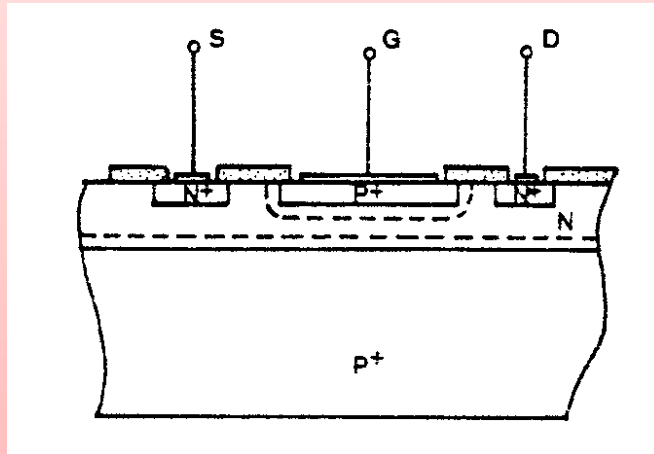
Il est constitué de **trois pôles** : la source (**S**), le drain (**D**) et la grille (**G**).



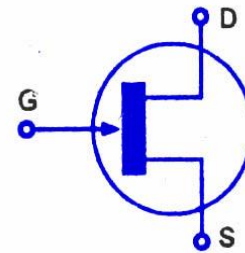
Transistors FETs

Types de FETs

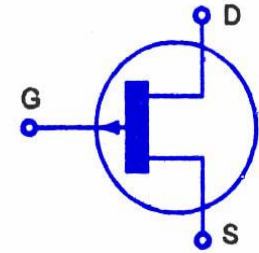
Structure JFETs



Symboles JFETs



N-Channel JFET



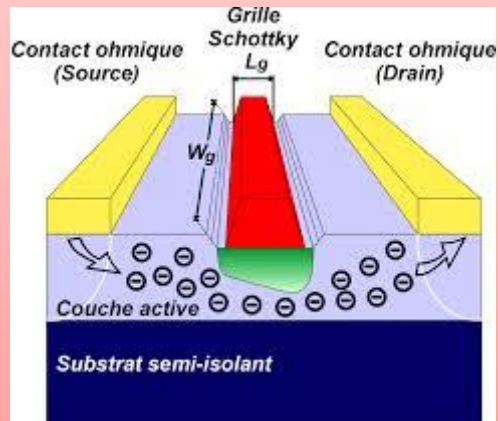
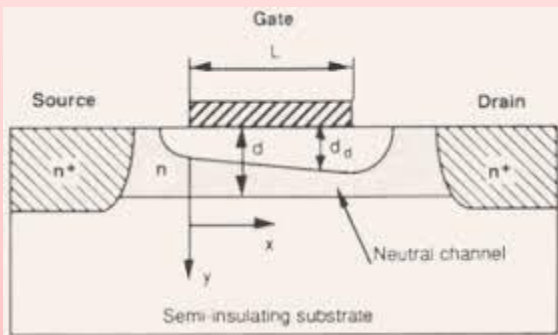
P-Channel JFET

Schematic Symbols For JFETs

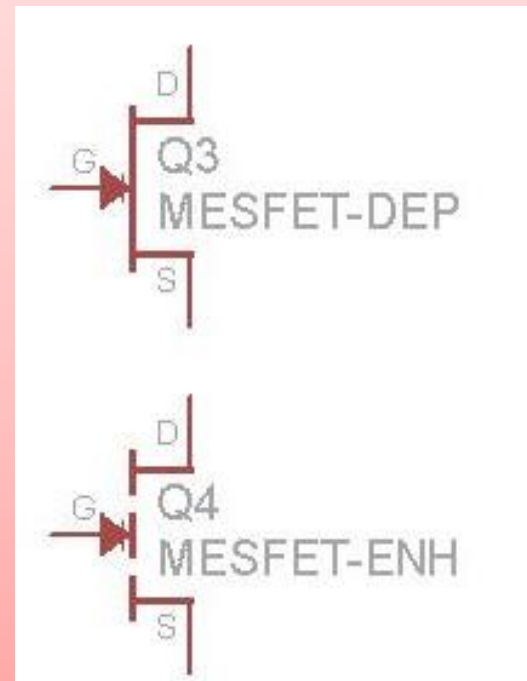
Transistors FETs

Types de FETs

Structure MESFET



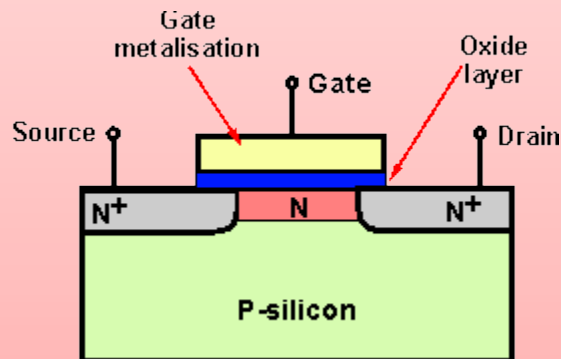
Symboles MESFET



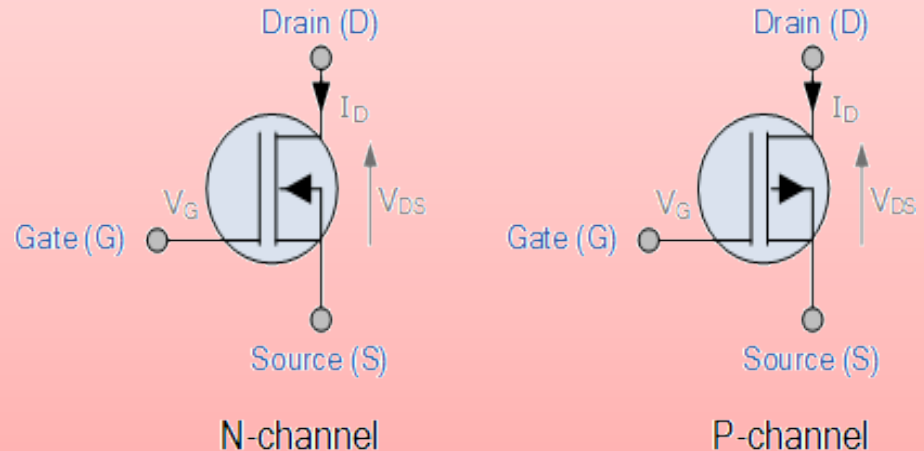
Transistors FETs

Types de FETs

Structure MOSFETs à déplétion (appauvrissement)



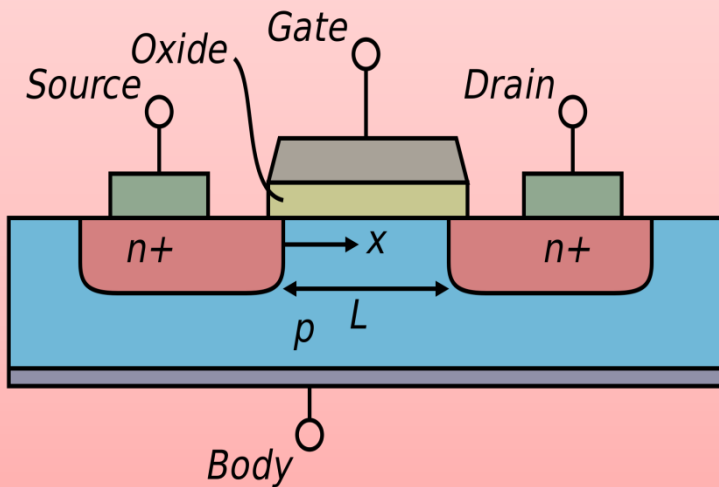
Symboles MOSFETs à déplétion (appauvrissement)



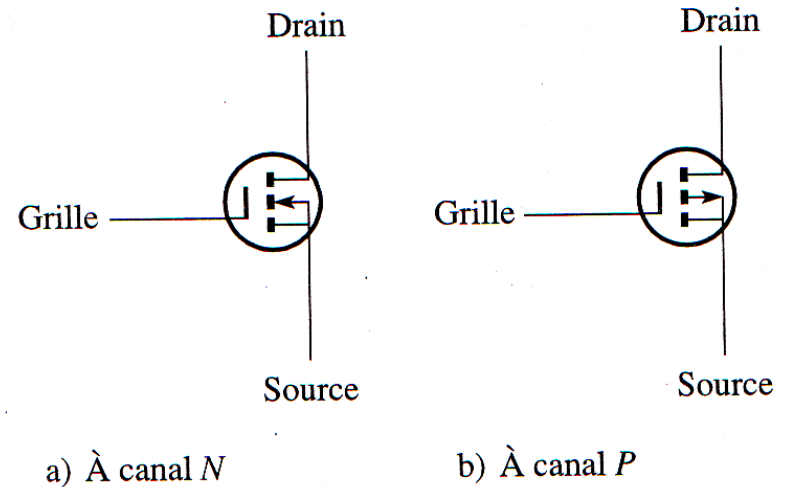
Transistors FETs

Types de FETs

Structure MOSFETs à enrichissement



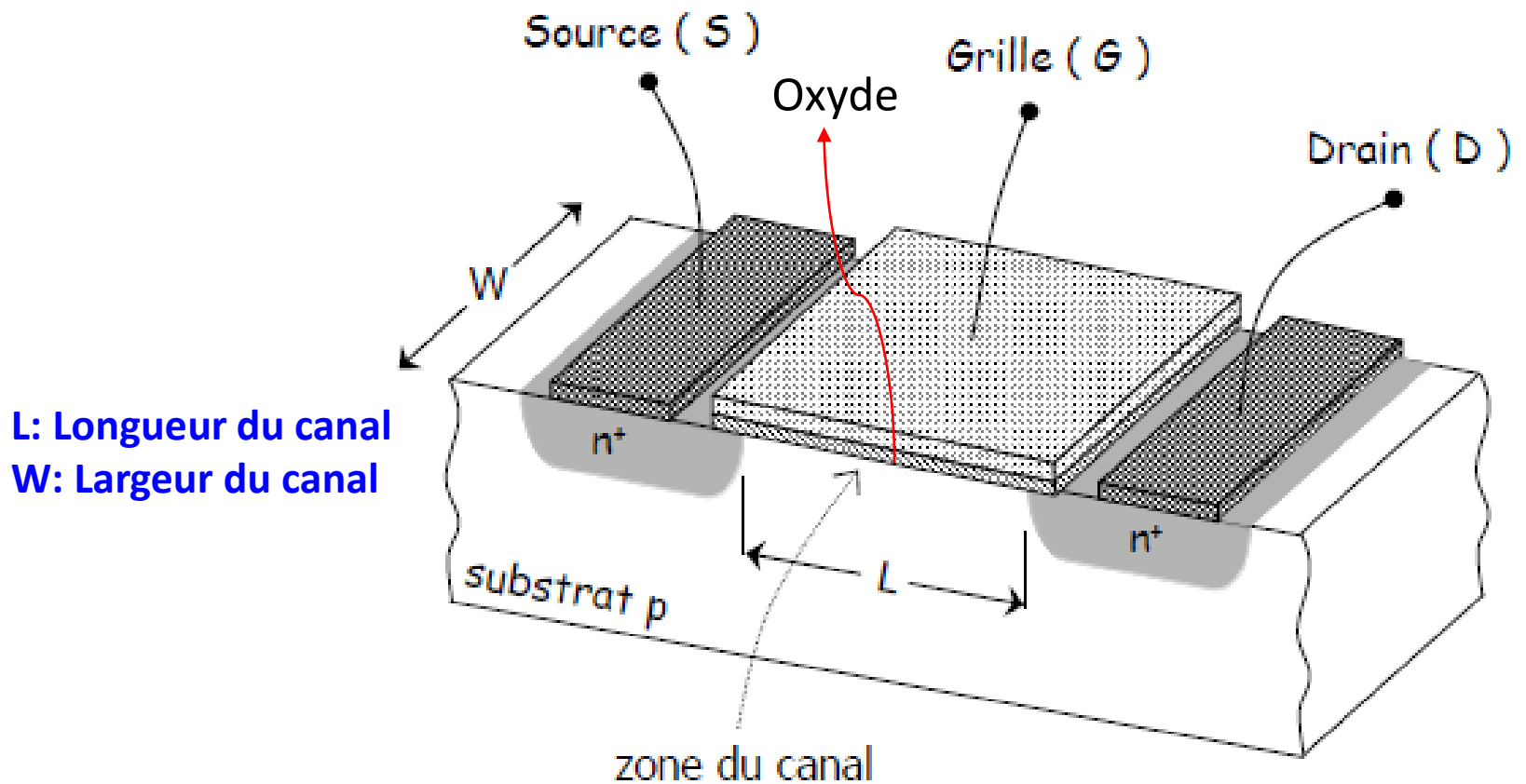
Symboles MOSFETs à enrichissement



2^{ème} partie: Transistor MOSFET

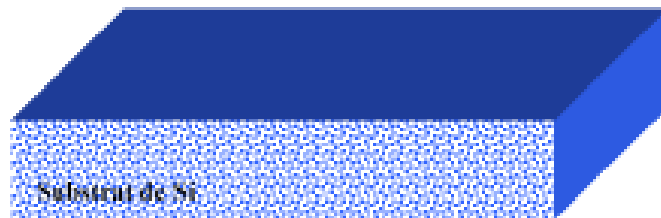
STRUCTURE ET TECHNOLOGIE

Structure du MOSFET

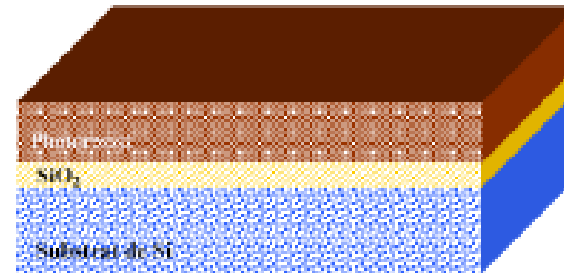


Etapes de fabrication du MOSFET

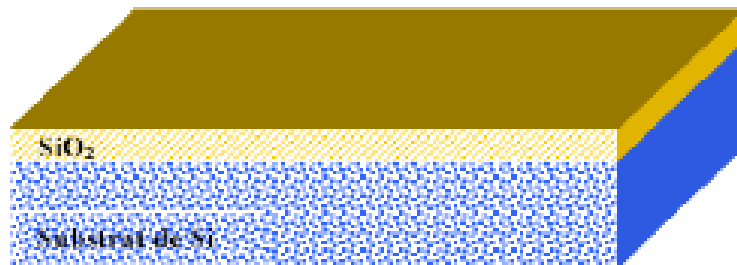
1) Nettoyage de la plaquette de silicium



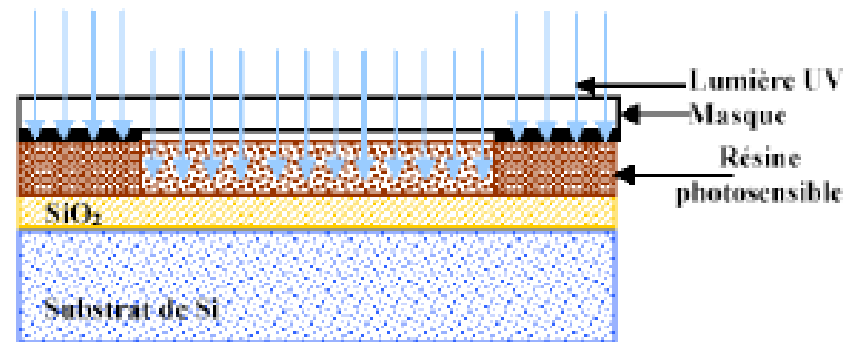
3) Application de la photorésist (positive)



2) Oxydation de la plaquette

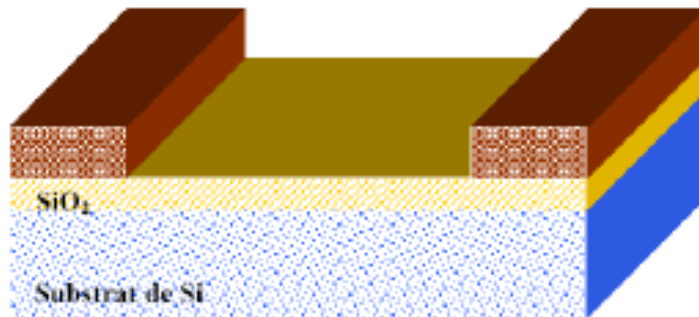


4) Transfert du Motif (Exposition)

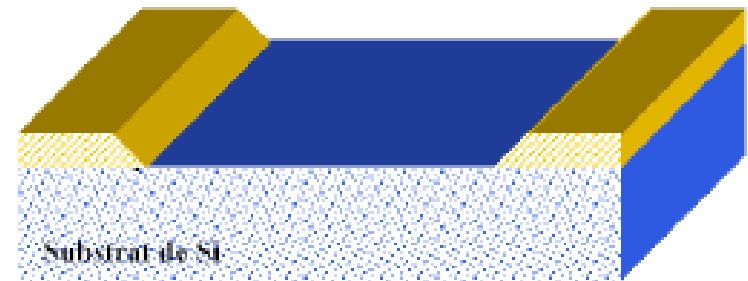


Etapes de fabrication du MOSFET

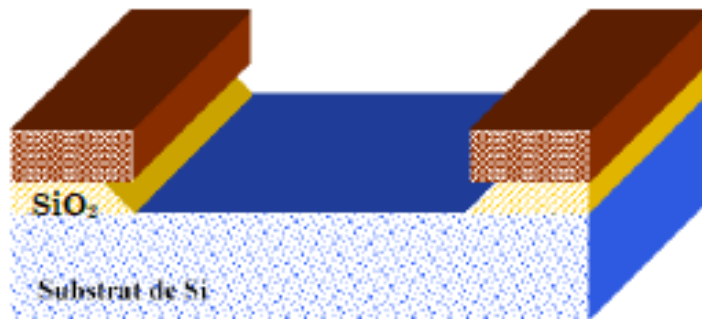
5) Développement de la photorésist



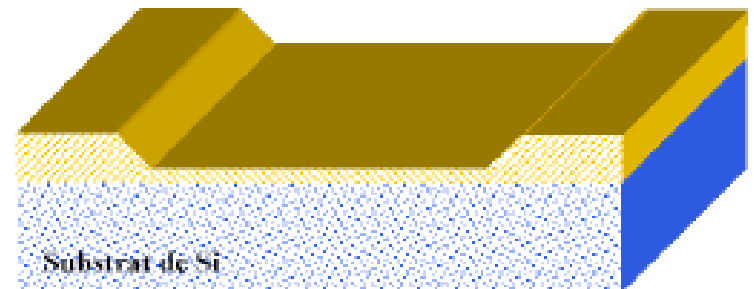
7) Elimination de la couche de photorésist



6) Gravure humide de la couche d'oxyde

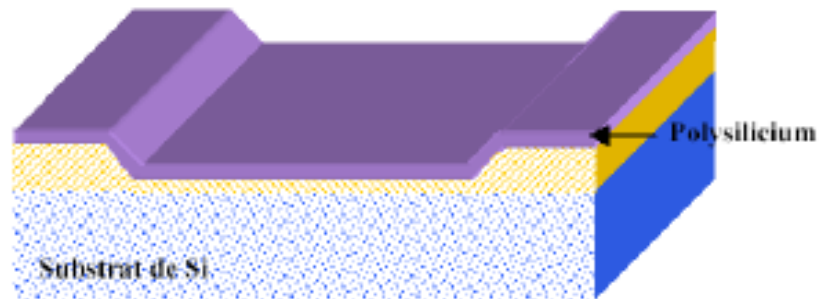


8) Formation de la couche d'oxyde de grille (oxydation thermique)

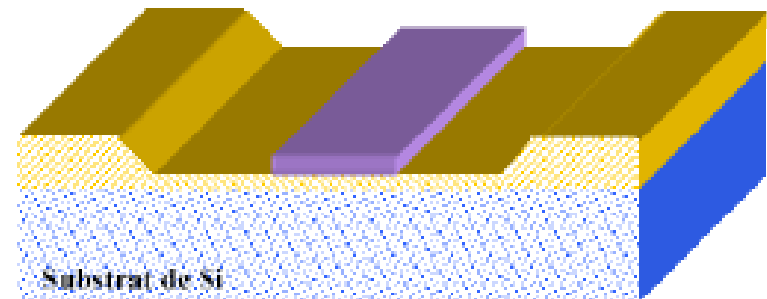


Etapes de fabrication du MOSFET

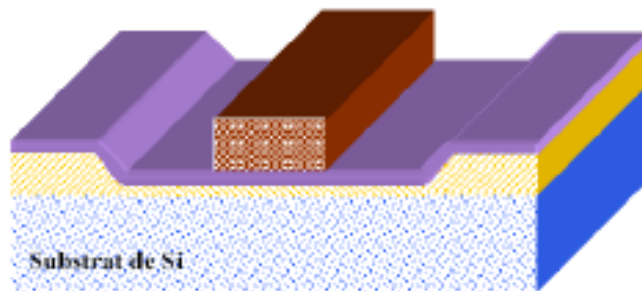
9) Dépôt de la couche de polysilicium



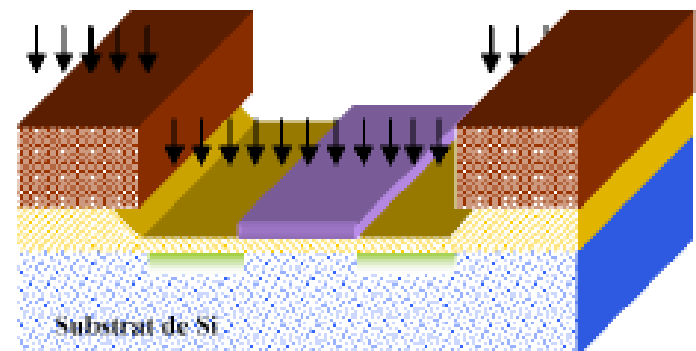
11) Gravure du polysilicium



10) Etallement, exposition et développement de la photorésist

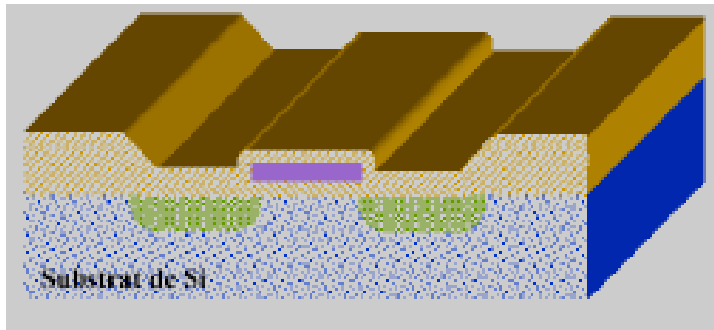


12) Dopage

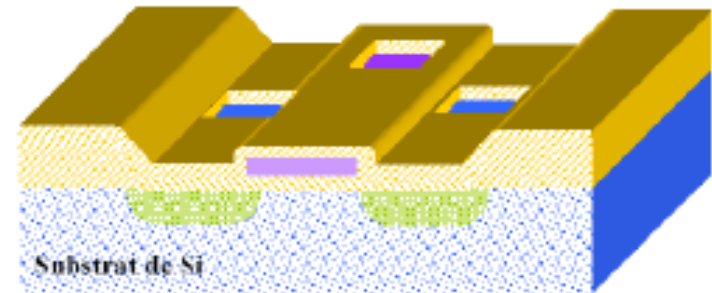


Etapes de fabrication du MOSFET

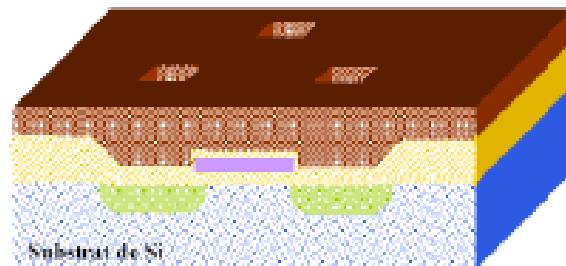
13) Dépôt de l'oxyde de passivation



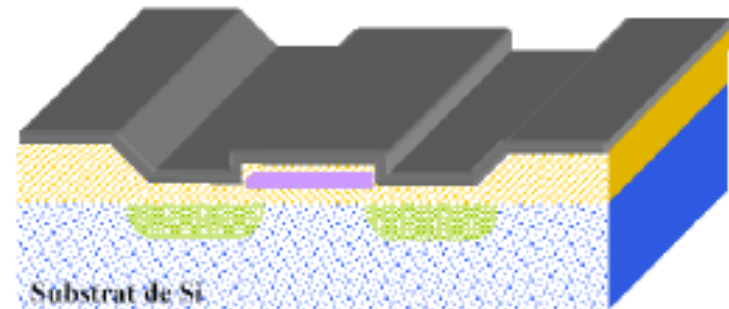
15) Gravure humide de l'oxyde de silicium



14) Etallement, exposition et gravure de la photorésist

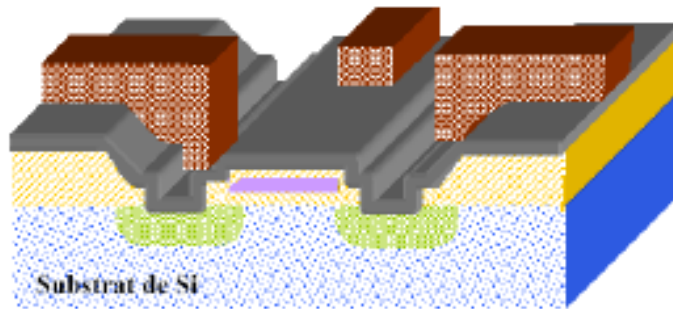


16) Dépôt de la couche d'aluminium

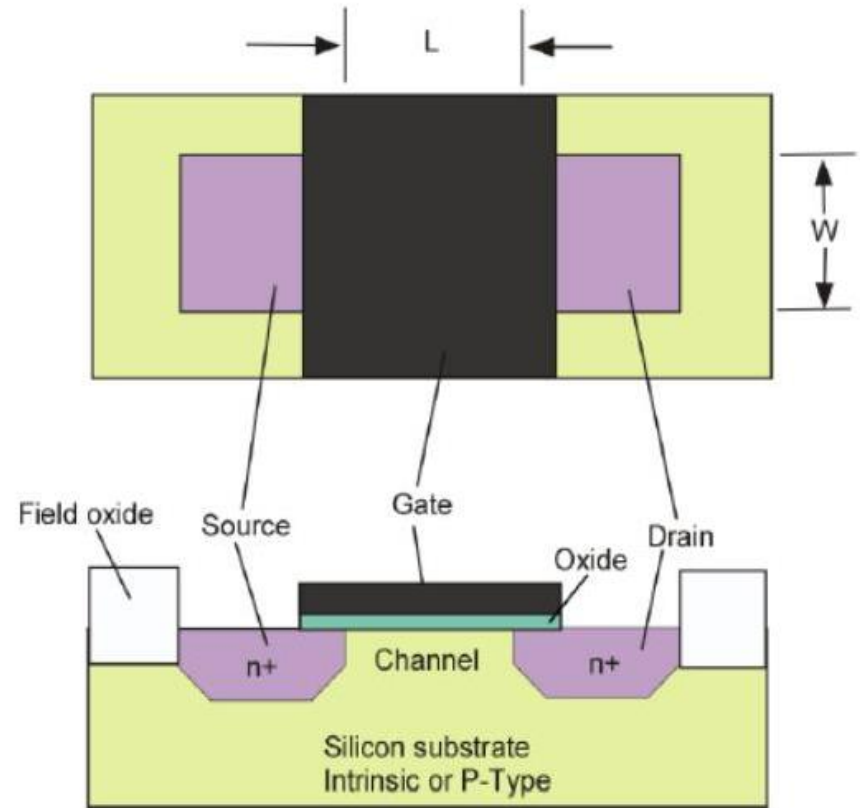
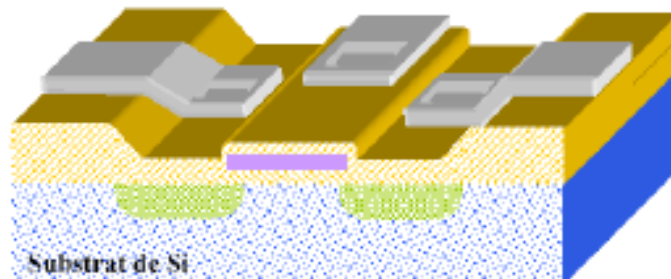


Etapes de fabrication du MOSFET

17) Etallement, exposition et gravure de la photorésist



18) Gravure de la couche d'aluminium et élimination de la photorésist

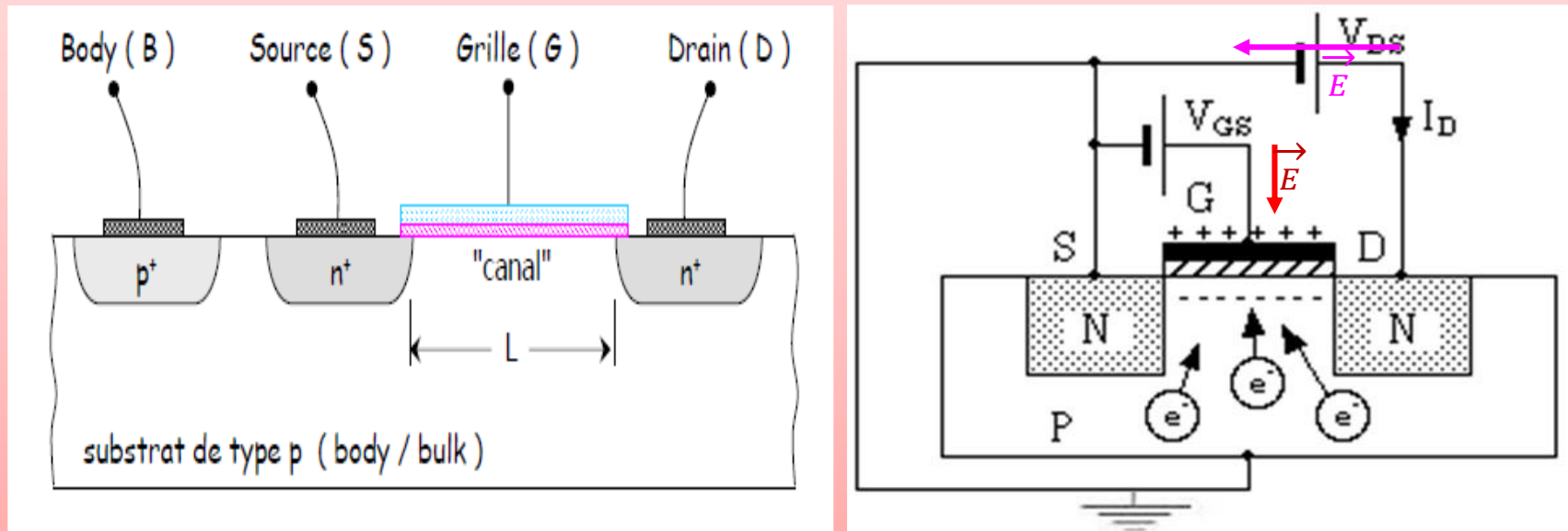


3^{ème} partie: Transistor MOSFET

FONCTIONNEMENT

Fonctionnement du transistor MOSFET à enrichissement à canal n

La source (S) et le substrat (body/bulk) (B) sont généralement à la masse.

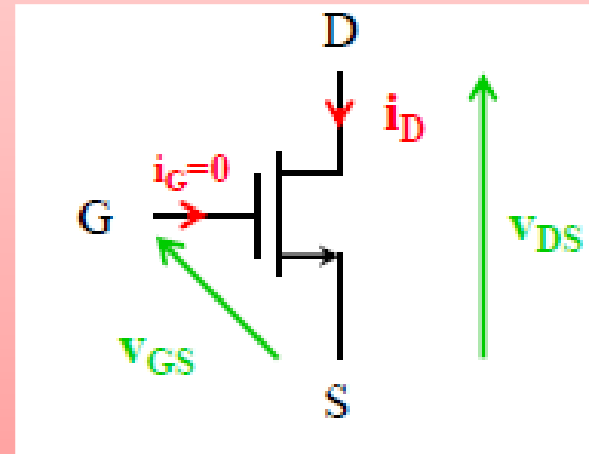


Fonctionnement du transistor MOSFET à enrichissement à canal n

La tension appliquée entre la grille et la source, V_{GS} , permet de contrôler le courant I_D circulant entre le drain et la source sous l'effet de la tension V_{DS} .

Conclusion: Le MOSFET se comporte comme une source de courant commandée par une tension.

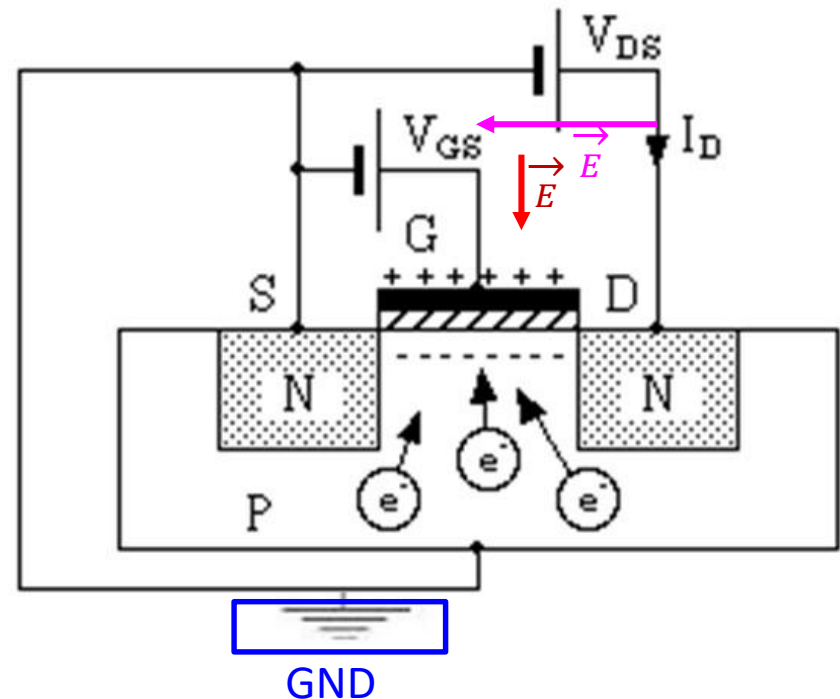
N.B.: Le courant de grille sera considéré nul : $I_G \approx 0$



Fonctionnement du transistor MOSFET à enrichissement à canal n

- La source et le substrat sont à la masse;
- Le drain est polarisé à une tension positive;
- Comme la source et le substrat sont au même potentiel électrique, aucun courant ne circule dans la diode pn source-substrat;
- La diode pn drain-substrat est polarisée en inverse et elle est donc bloquée.

Polarisation du MOSFET

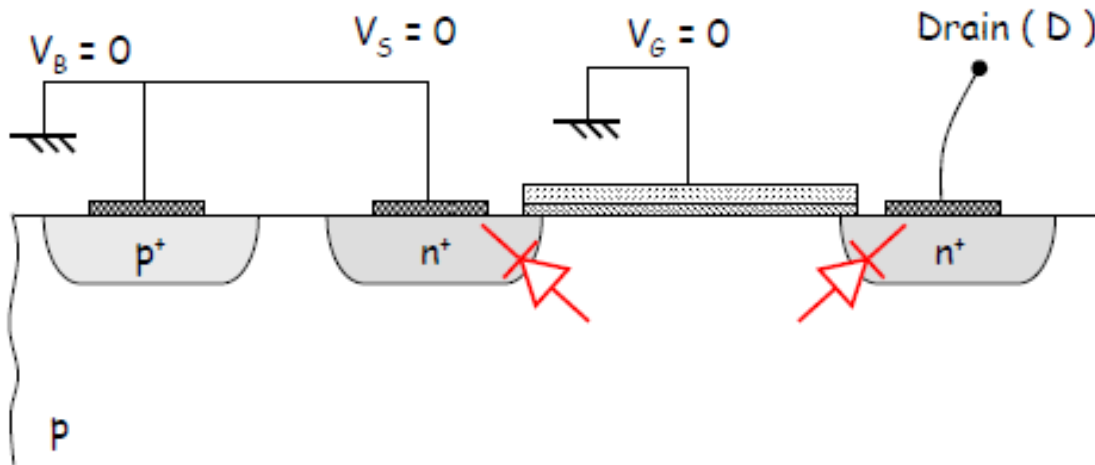


Fonctionnement du transistor MOSFET à enrichissement à canal n

Fonctionnement pour $V_{GS}=0$

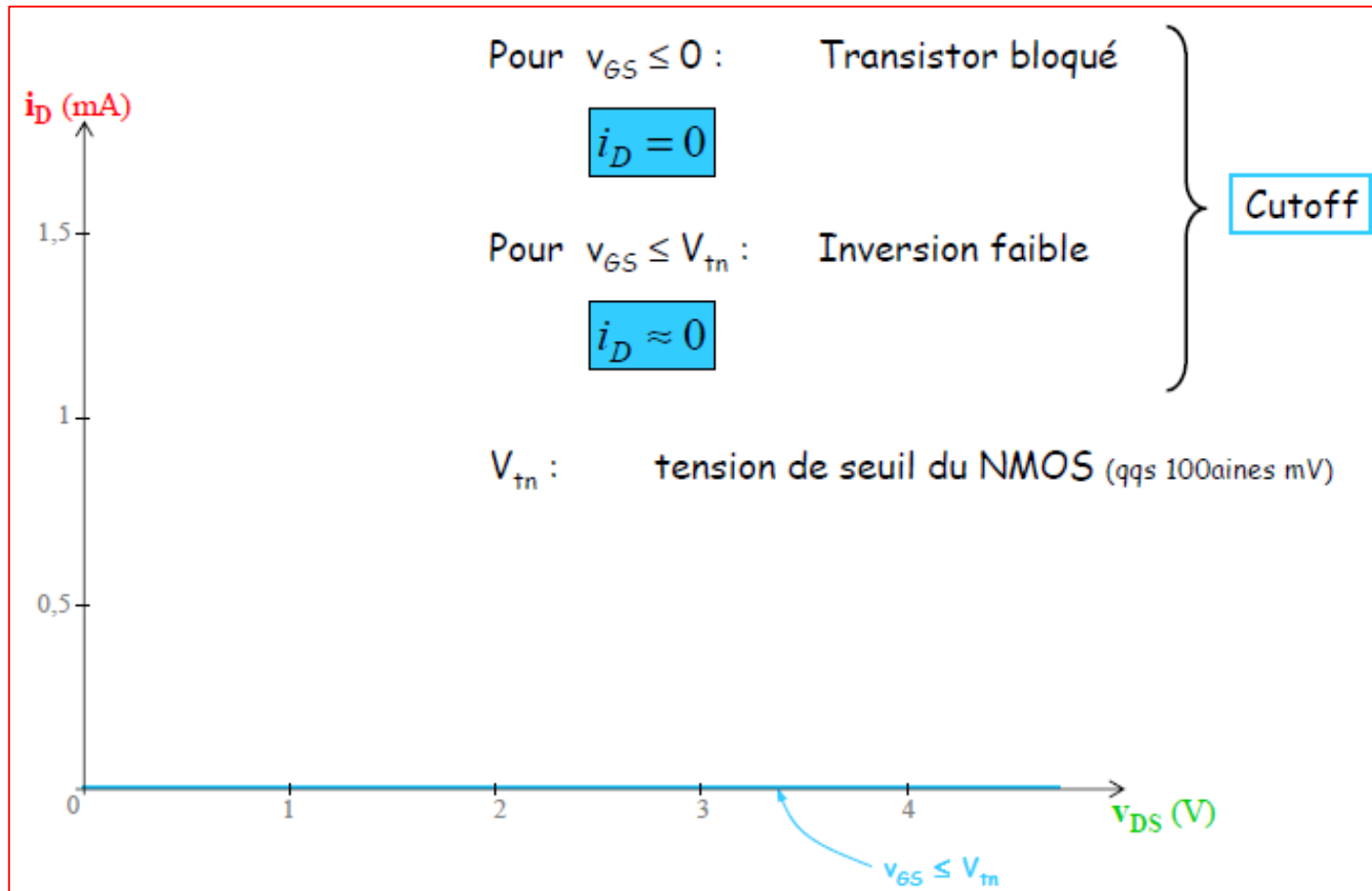
Le substrat et la source sont connectés à la masse.

$\forall V_D$ pour $V_G = 0$, $I_D = 0$



Fonctionnement du transistor MOSFET à enrichissement à canal n

Fonctionnement pour $V_{GS} \leq 0$ et $V_{GS} \leq V_{tn}$

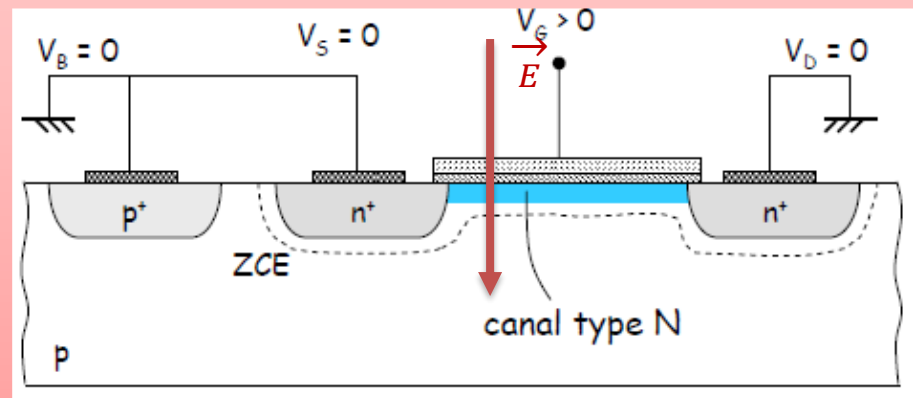


Fonctionnement du transistor MOSFET à enrichissement à canal n

Création du Canal

Quand $V_{GS} > 0$, on a la situation suivante:

- Les trous de la région du canal sont repoussés vers le volume;
- Les électrons sont attirés vers la région du canal.
- **Conséquence:** Quand les électrons sont en nombre suffisant (pour $V_G = V_{GS} > V_{tn}$) un canal N est créé entre la source et le drain. Ainsi, si une tension V_{DS} est appliquée entre le drain et la source un courant d'électrons va circuler dans le canal N.



Fonctionnement du transistor MOSFET à enrichissement à canal n

Caractéristique $I_{DS}=f(V_{DS})$

1) Zone linéaire du régime triode

Pour $V_{GS} \geq V_{tn}$ et $V_{DS} \ll (V_{GS} - V_{tn})$

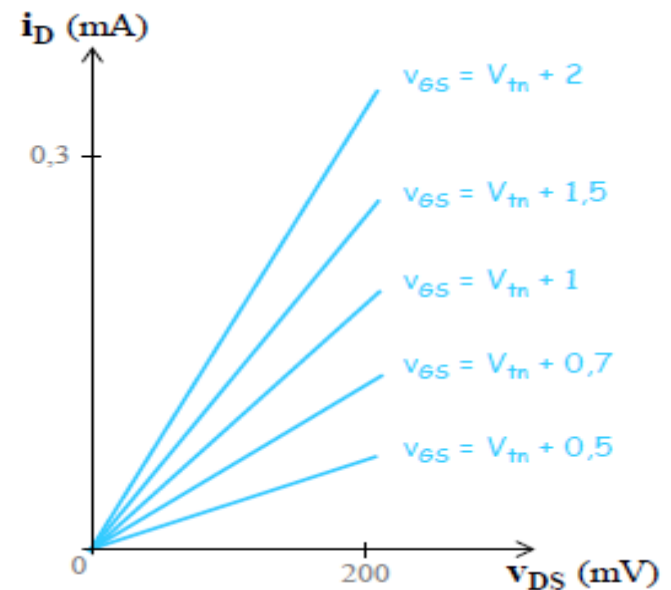
Dans ce cas, la loi de variation

$I_{DS}=f(V_{DS})$ est linéaire.

$$i_D = k'_n \frac{W}{L} (v_{GS} - V_{tn}) v_{DS} \rightarrow i_D = V_{DS} / R_{DS}$$

Avec:

$$r_{DS} = \frac{v_{DS}}{i_D} = 1 / \left(k'_n \frac{W}{L} (v_{GS} - V_{tn}) \right)$$



$$\left\{ \begin{array}{l} V_{tn} = \phi_{ms} + 2\phi_F + \frac{Q_{dep}}{C_{ox}} \\ \phi_{ms}: \text{différence des travaux de sortie} \\ \phi_F = \left(\frac{kT}{q} \right) \ln \left(\frac{N_{Sub}}{n_i} \right) \\ Q_{dep} = \sqrt{4q\epsilon_{Si} |\phi_F| N_{Sub}} \end{array} \right.$$

Fonctionnement du transistor MOSFET à enrichissement à canal n

Caractéristique $I_{DS}=f(V_{DS})$

2) Régime triode

Pour $V_{GS} \geq V_{tn}$ et $V_{DS} \leq V_{GS} - V_{tn}$,
la loi de variation $I_{DS}=f(V_{DS})$ est
donnée par:

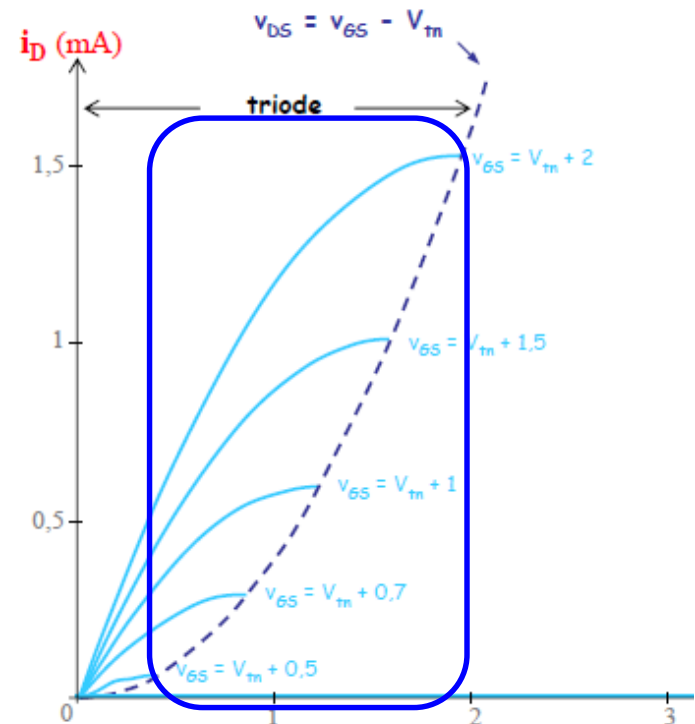
$$i_D = k'_n \frac{W}{L} \left[(v_{GS} - V_{tn})v_{DS} - \frac{v_{DS}^2}{2} \right]$$

Avec:

$$K'_n = \mu_n C_{ox}$$

μ_n : Mobilité des électrons

C_{ox} : Capacité de l'oxyde



Fonctionnement du transistor MOSFET à enrichissement à canal n

Caractéristique $I_{DS}=f(V_{DS})$

3) Régime saturé

Pour $V_{GS} \geq V_{tn}$ et $V_{DS} \geq V_{GS} - V_{tn}$,
la loi de variation $I_{DS}=f(V_{DS})$ est
donnée par:

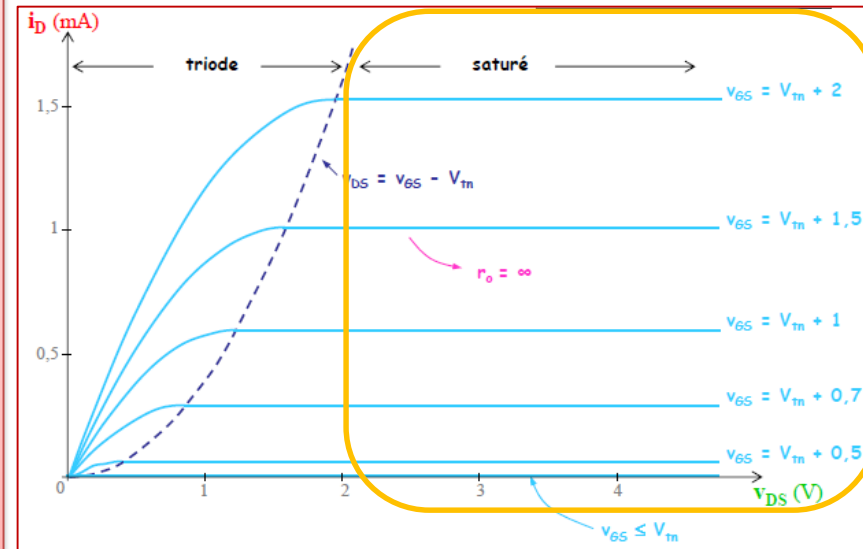
$$i_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_{tn})^2$$

Avec:

$$K'_n = \mu_n C_{ox}$$

μ_n : Mobilité des électrons

C_{ox} : Capacité de l'oxyde



Fonctionnement du transistor MOSFET à enrichissement à canal n

$$V_{GS} \geq V_{tn} \text{ et } V_{DS} \leq V_{GS} - V_{tn}$$

$$i_D = k'_n \frac{W}{L} \left[(v_{GS} - V_{tn}) v_{DS} - \frac{v_{DS}^2}{2} \right]$$

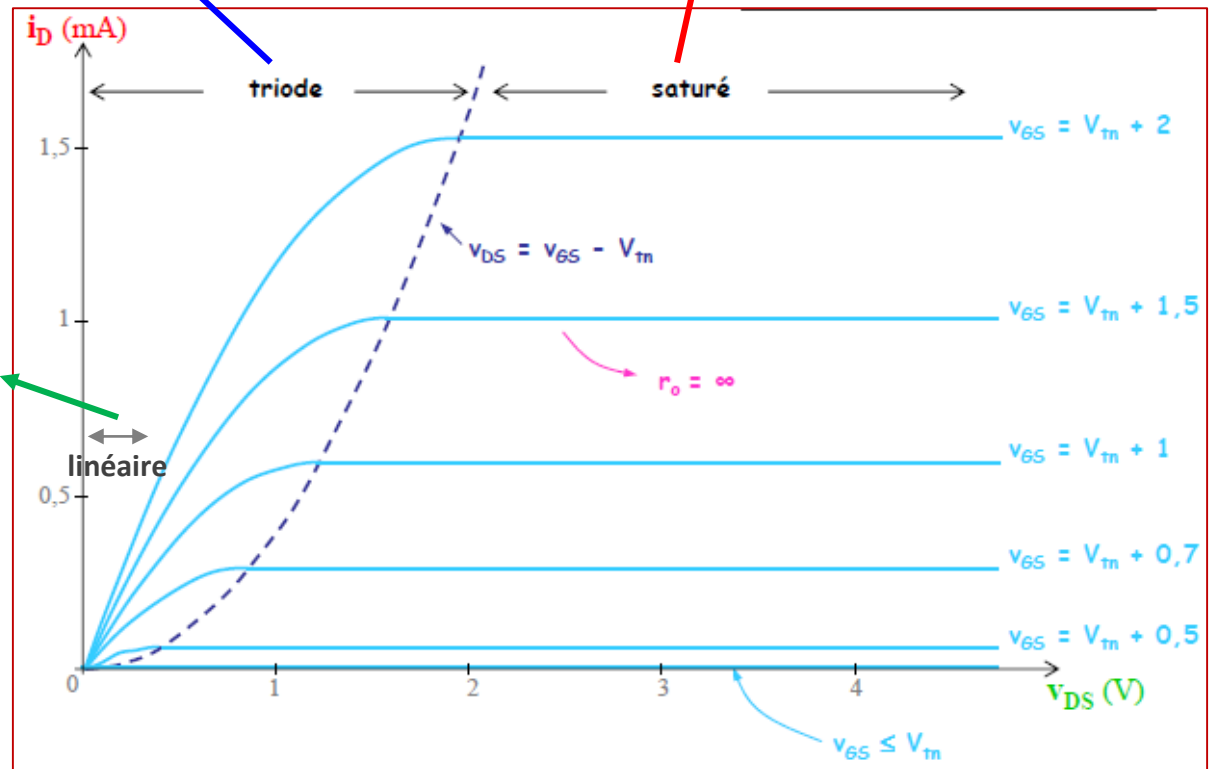
Approximation
zone linéaire

$$V_{GS} \geq V_{tn} \text{ et } V_{DS} \ll V_{GS} - V_{tn}$$

$$i_D = k'_n \frac{W}{L} (v_{GS} - V_{tn}) v_{DS}$$

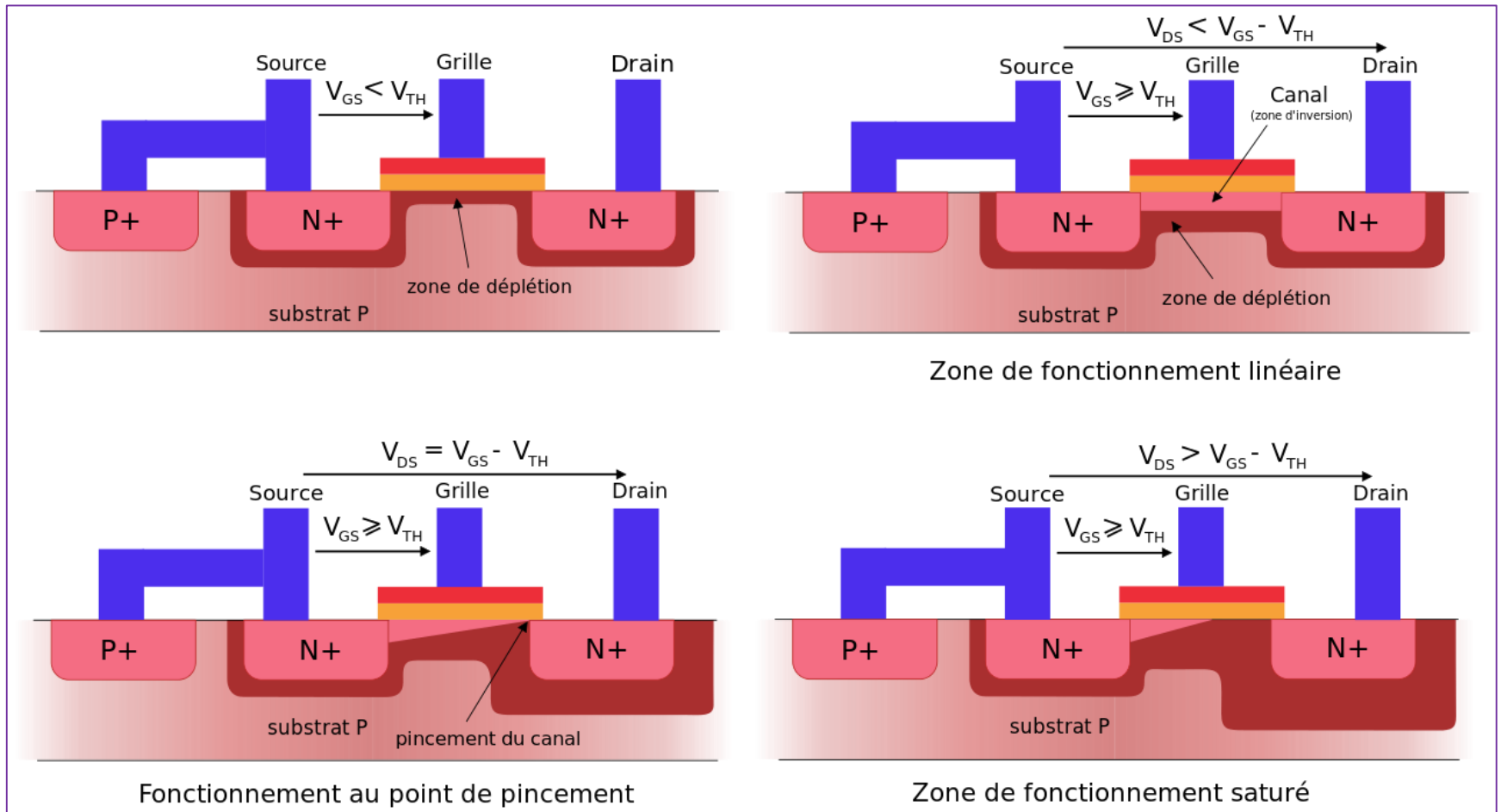
$$V_{GS} \geq V_{tn} \text{ et } V_{DS} \geq V_{GS} - V_{tn}$$

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_{tn})^2 \approx \text{cst.}$$



Fonctionnement du transistor MOSFET à enrichissement à canal n

Illustration des différents régimes



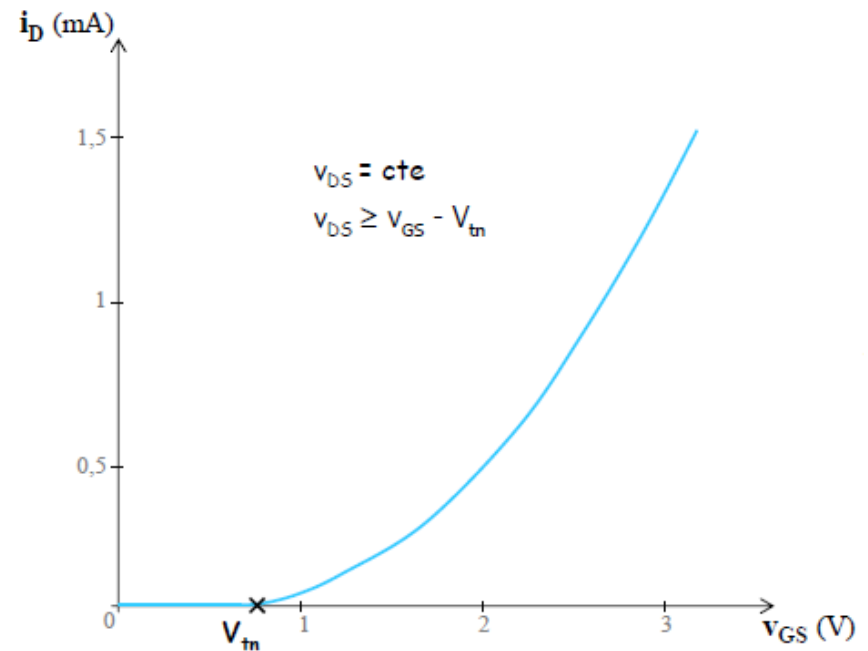
Fonctionnement du transistor MOSFET à enrichissement à canal n

Caractéristique $i_D = f(V_{GS})$

Pour $V_{GS} \geq V_{tn}$ et $V_{DS} \geq V_{GS} - V_{tn}$

La loi de variation $i_D = f(v_{GS})$
est donnée par:

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_{tn})^2$$

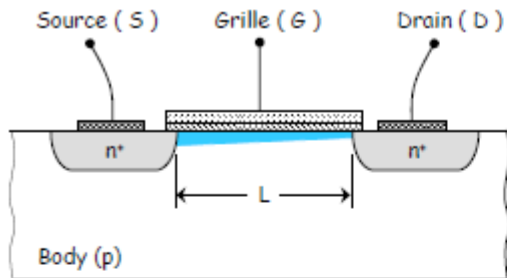


4^{ème} partie: Transistor MOSFET

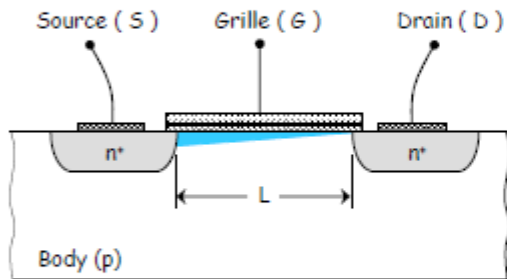
**EFFET DE LA MODULATION DE LA LONGUEUR DU
CANAL, DU SUBSTRAT ET DE LA TEMPÉRATURE**

Fonctionnement du transistor MOSFET à enrichissement à canal n

Modulation de la longueur du canal.

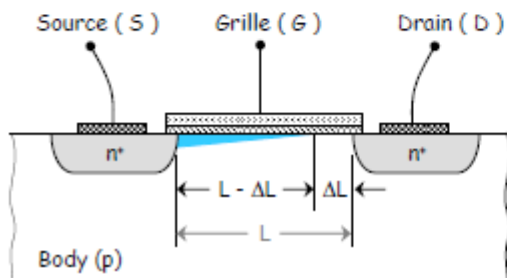


Régime triode : $v_{GS} \geq V_{tn}$ et $v_{DS} \leq v_{GS} - V_{tn}$



Régime saturé : $v_{GS} \geq V_{tn}$ et $v_{DS} = v_{GS} - V_{tn}$

Pincement du canal à la limite de saturation



Régime saturé : $v_{GS} \geq V_{tn}$ et $v_{DS} > v_{GS} - V_{tn}$

Canal pincé, modulation de sa longueur

~~X~~ \Rightarrow $L - \Delta L$

Avec $\Delta L \uparrow$ qd $v_{DS} \uparrow$ d'où $i_D \uparrow$ avec v_{DS} } r_o finie

Fonctionnement du transistor MOSFET à enrichissement à canal n

Modulation de la longueur du canal.

Modulation de la longueur du canal.

$$i_D = \frac{1}{2} k_n' \frac{W}{L} (v_{GS} - V_m)^2 \cdot \underbrace{(1 + \lambda v_{DS})}_{\text{modélisation de l'effet de modulation de L}}$$

$$\lambda = 1 / V_A$$

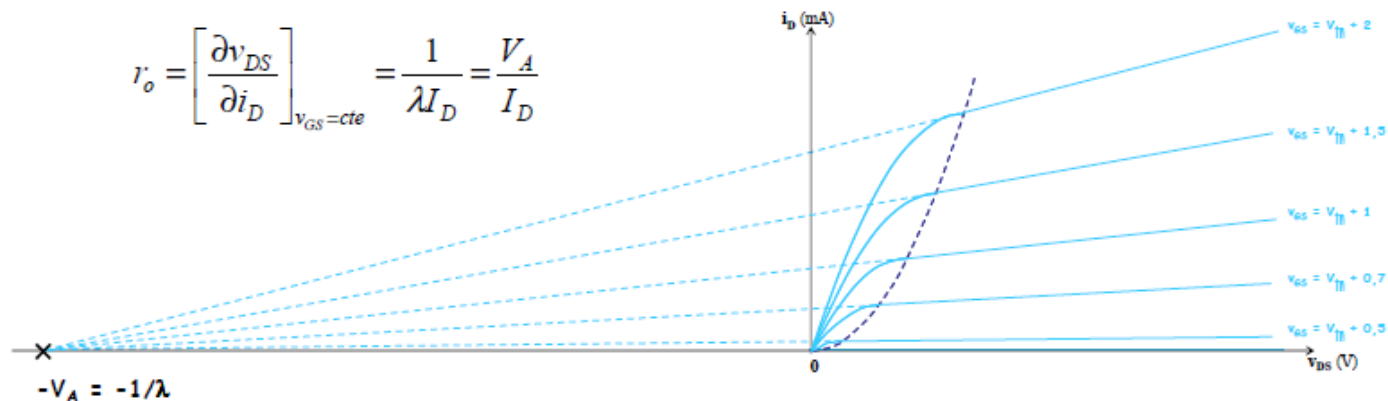
coefficient de modulation de la longueur de canal [V⁻¹]

$$V_A$$

tension d'Early (analogie) [V]
proportionnelle à L

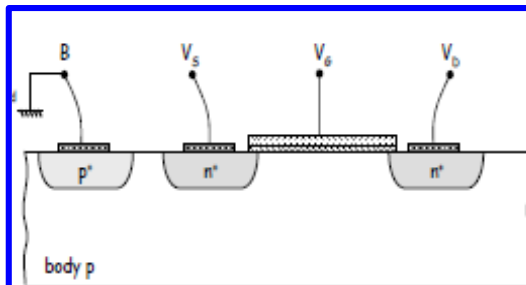
Résistance de sortie : r_o

$$r_o = \left[\frac{\partial v_{DS}}{\partial i_D} \right]_{v_{GS}=cte} = \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$



Fonctionnement du transistor MOSFET à enrichissement à canal n

Effet du substrat



Le substrat p est généralement connecté au potentiel le plus électronégatif (gnd).

Pour $v_{SB} \uparrow$ la profondeur du canal est réduite, pour compenser la diminution de i_D correspondante : $v_{GS} \uparrow$

Modélisation :

$$V_t = V_{t0} + \gamma \cdot (\sqrt{2\phi_f + v_{SB}} - \sqrt{2\phi_f})$$

V_{t0} tension de seuil pour $v_{SB} = 0$ [V]

$2\phi_f$ potentiel d'inversion de surface (0,6-0,7 V) [V]

γ facteur d'effet de substrat ($\approx 0,4 \text{ V}^{1/2}$) [$\text{V}^{1/2}$]

Variation de $v_{SB} \Rightarrow$ variation de i_D



body \approx 2^{ème} grille

Fonctionnement du transistor MOSFET à enrichissement à canal n

Effet de la température

On a deux effets

1) Effet de la température sur la tension seuil

- V_{th} diminue de $2\text{mV}/^{\circ}\text{C} \Rightarrow I_D$ augmente avec T

2) Effet de la température sur le facteur k' (mobilité)

- k' : $dk'/dT < 0 \Rightarrow I_D$ diminue avec T°

Conclusion

C'est le 2^{ème} effet qui est prépondérant, par conséquent I_D diminue avec la température.

5^{ème} partie: Transistor MOSFET

DIFFÉRENTES TECHNOLOGIES

Différentes technologies pour les MOSFETs

- Si un circuit intégré est constitué **uniquement de transistors MOS à canal n**, on dit que **la technologie est nMOS**.
- Dans le **cas contraire, la technologie est dite pMOS**.
- Si par contre le circuit intégré utilise les **deux types de transistors**, la technologie est dite **CMOS (complementary MOS)** qui est la technologie la plus répandue actuellement.
- Dans le cas où le circuit intégré contient à la fois des transistors nMOS, pMOS et bipolaires, la technologie est dite **biCMOS**.

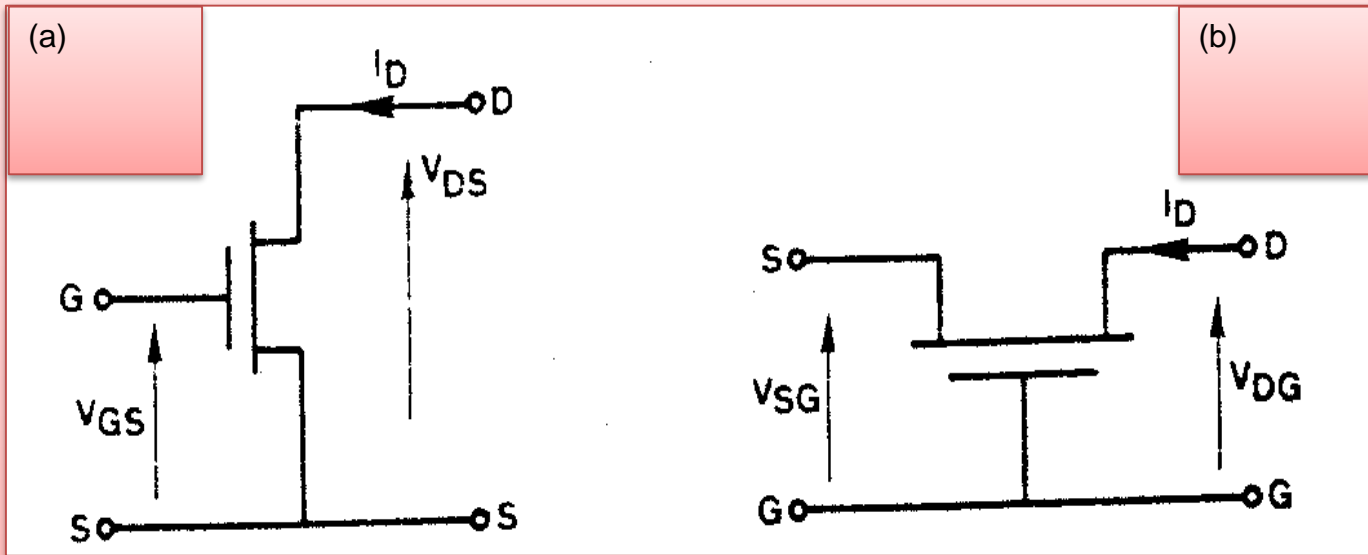
6^{ème} partie: Transistor MOSFET

MONTAGES ET SCHÉMAS ÉQUIVALENTS

Schéma équivalents

Pour plus de détails, voir :
Paul R. GREY et ROBERT G. MEYER
John Wiley & Sons
Chapitre 1: pp67-84

Les différents montages



Les montages possibles pour les FET
(a) source commune (b) grille commune

Schéma équivalent d'un MOSFET

Régime grands signaux (Continu)

Régime linéaire

En régime linéaire (appelé aussi triode), le canal conducteur est important, le transistor se comporte entre drain et source comme une résistance dépendant de V_{GS} .

C'est ce mode de fonctionnement qui sera utilisé en commutation.

Schéma équivalent en petits signaux

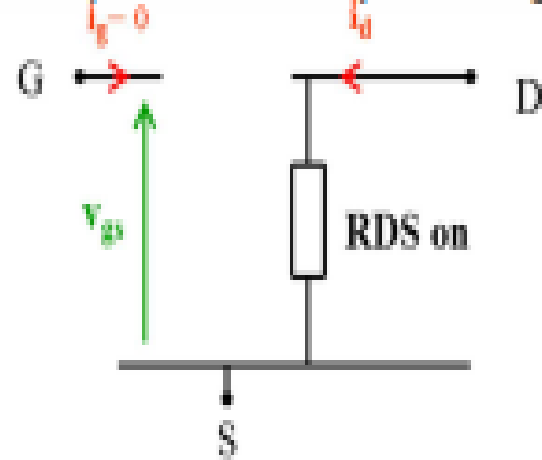


Schéma équivalent d'un MOSFET

Régime grands signaux (Continu)

Régime saturé

En régime saturé, la largeur du canal est modulée par les variations de V_{GS} . Le transistor se comporte comme un **amplificateur** de transconductance, $i_D = f(V_{GS})$.

Ce mode de fonctionnement est utilisé en microélectronique pour la réalisation des amplificateurs opérationnels.

Schéma équivalent en petits signaux

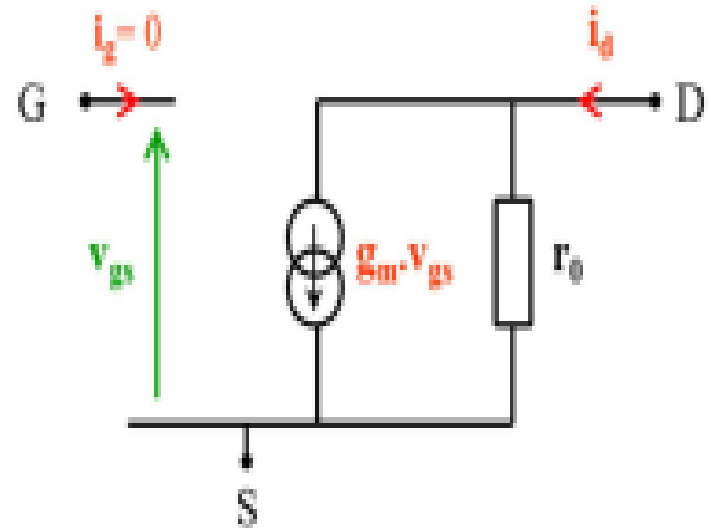
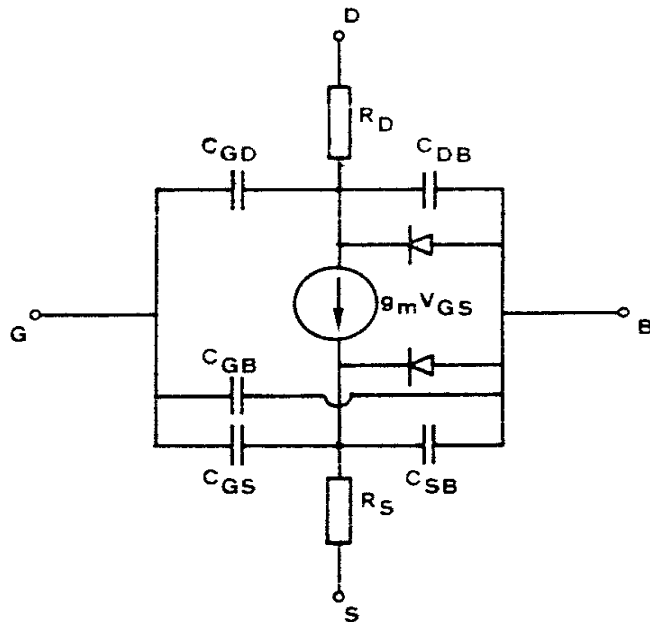


Schéma équivalent d'un MOSFET

Régime petits signaux (Dynamique)



N.B.

r_{GS} et r_{GD} : considérées comme infinies pour un MOSFET.

Analogie avec JFET

R_S et R_D : résistances d'accès

$g_m V_{GS}$: Générateur de courant

C_{GS} : Capacité grille source

C_{GD} : capacité grille drain

3. Élément liés à la connexion substrat

C_{DB} , C_{SB} , C_{GB} : Capacités ;

2 diodes substrat-drain et substrat-source

Transistor MOSFET

Comportement grands signaux (Continu)	
Grandeur	Expression
Courant de drain en régime direct active	$I_D = \frac{\mu C_{ox}}{2} \frac{W}{L} (V_{GS} - V_t)^2$
Courant de drain dans la région triode	$I_D = \mu C_{ox} \frac{W}{L} \left[(V_{GS} - V_t) V_{DS} - \frac{V_{DS}^2}{2} \right]$
Tension de seuil	$V_t = V_{t0} + \gamma \left[\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f} \right]$
Paramètre de la tension de seuil	$\gamma = \frac{1}{C_{ox}} \sqrt{2q\epsilon N_A}$
Capacité d'oxyde	$C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$

Comportement faibles signaux (Dynamique) en régime direct active

Transconductance de la grille supérieure	$g_m = \mu C_{ox} \frac{W}{L} (V_{GS} - V_t) = \sqrt{2I_D \mu C_{ox} \frac{W}{L}}$
Rapport transconductance / courant	$\frac{g_m}{I_D} = \frac{2}{V_{GS} - V_t}$
Transconductance de l'effet de volume	$g_m = \frac{\gamma}{2\sqrt{2\phi_f + V_{SB}}} g_m$
Paramètre de modulation de la longueur du canal	$\lambda = \frac{1}{L_{eff}} \frac{dX_d}{dV_{DS}}$
Résistance de sortie	$r_0 = \frac{1}{\lambda I_D} = \frac{L_{eff}}{I_D} \left(\frac{dX_d}{dV_{DS}} \right)^{-1}$
La longueur effective du canal	$L_{eff} = L_{drwn} - 2L_d - X_d$
Gain maximum	$g_m r_0 = \frac{1}{\lambda} \frac{2}{V_{GS} - V_t} = \frac{2V_A}{V_{GS} - V_t} = \frac{2L_{eff}}{V_{GS} - V_t} \left(\frac{dX_d}{dV_{DS}} \right)^{-1}$
Capacité de déplétion source-volume (substrat)	$C_{sb} = \frac{C_{sb0}}{\left(1 + \frac{V_{SB}}{\Psi_c} \right)^{\frac{1}{2}}}$
Capacité de déplétion drain-volume (substrat)	$C_{db} = \frac{C_{db0}}{\left(1 - \frac{V_{DB}}{\Psi_0} \right)^{\frac{1}{2}}}$
Capacité grille-source	$C_{gs} = \frac{2}{3} W L C_{ox}$
Fréquence de transition	$f_T = \frac{1}{2\pi} \frac{g_m}{C_{gs} + C_{gd} + C_{gb}}$

7^{ème} partie: Transistor MOSFET

**COMPARAISON ENTRE LES TRANSISTORS
BIPOLAIRE ET MOSFET**

Comparaison entre les transistors bipolaire et MOSFET

Transistor bipolaire	Transistor MOSFET
<ul style="list-style-type: none">- Accumulation de charge dans la base et le collecteur.- Vitesse de commutation moyenne.- Coefficient de température du courant de collecteur (I_C) positive.- Impédance d'entrée faible.- Temps de stockage de $1\div 2 \mu s$.- Difficulté de la mise en parallèle.- Pertes en commutation élevée.- Coût de composant réduit.- Commandé par une source de courant.	<ul style="list-style-type: none">- Pas d'effet d'accumulation de charge.- Vitesse de commutation élevée.- coefficient de (I_D) négative.- Forte impédance d'entrée.- Temps de stockage nul.- Facilité de la mise en parallèle.- Pertes en commutation faible.- coût de composant élevée.- commandé par une source de tension.

Résumé des symboles pour les différents transistors FET

