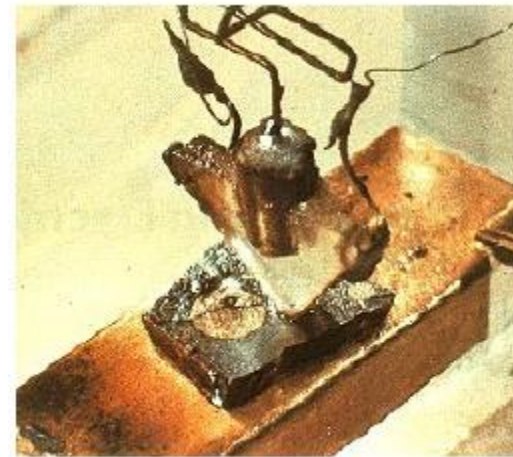


Technologie des semi-conducteurs

- 1. Généralités
 - Historique
 - Vue générale
- 2. Aperçu sur la technologie
 - Préparation des wafers (plaquettes)
 - Techniques de réalisation des couches actives
 - Diffusion
 - Implantation ionique
 - Épitaxie
 - Métallisation
 - Réalisation des couches de passivation
 - Photolithographie
 - Gravure
 - Encapsulation
- 3. Exemples
 - Réalisation d'une résistance
- 4. Aperçu sur les salles blanches
- 5. Aspects économiques



Technologie des semi-conducteurs

1. Généralités

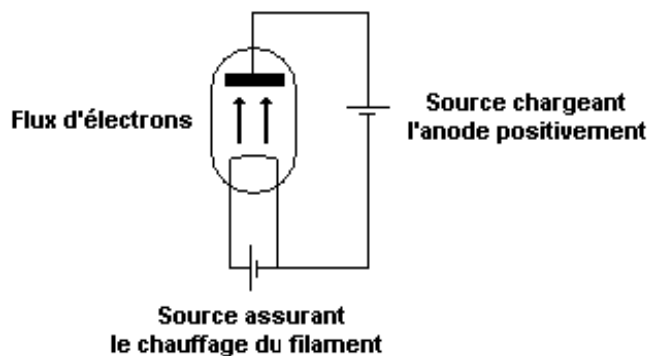
Historique et Vue Générale

Technologie des semi-conducteurs

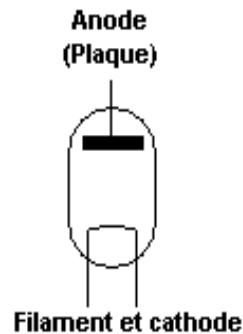
Electronique des tubes

L'électronique ancienne est basée sur les **tubes électroniques** appelés aussi **tubes à vide** ou même **lampes**.

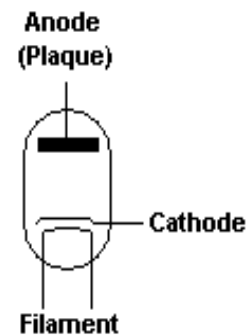
Fonctionnement



Diode à vide
(Chauffage direct)

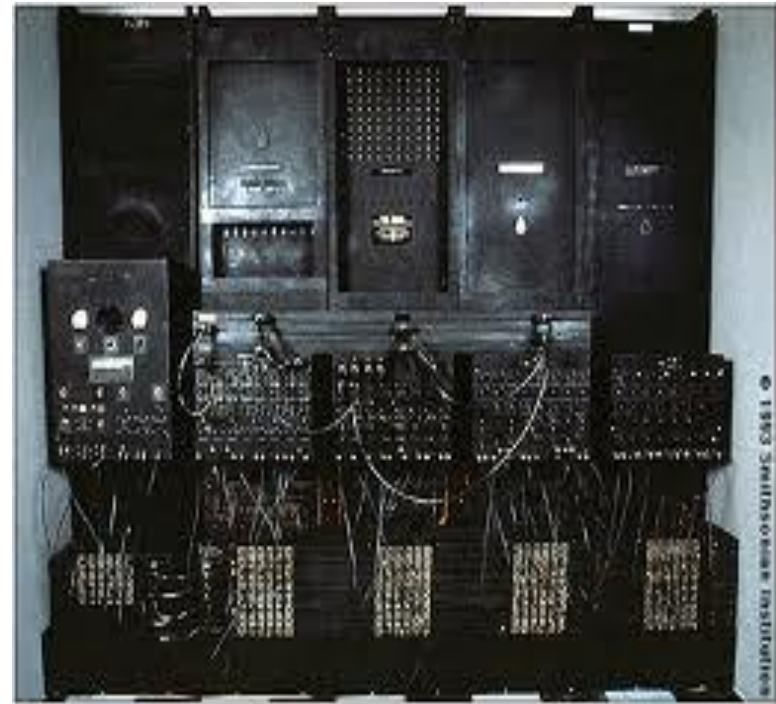
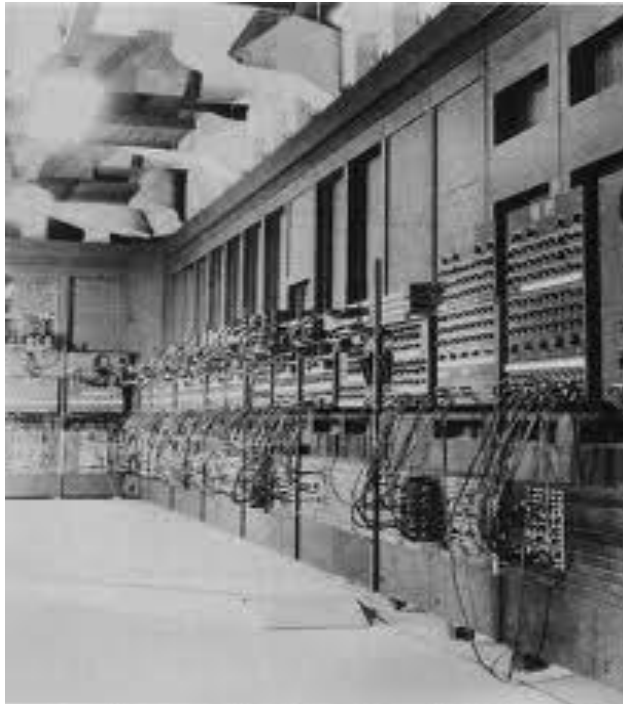


Diode à vide
(Chauffage indirect)



ENIAC (1^{er} ORDINATEUR°)

(ENIAC=Electronic Numeric Integrator and Calculator)



Physiquement, l'ENIAC est une grosse machine. Il contient 17 468 tubes à vide, 7 200 diodes à cristal, 1 500 relais, 70 000 résistances, 10 000 condensateurs et environ 5 millions de soudures faites à la main³. Son poids est de 30 tonnes pour des dimensions de 2,4 x 0,9 x 30,5 mètres occupant une surface de 167 mètres carrés (1 800 pieds carrés)⁴. Sa consommation est de 150 kilowatts. Il a coûté 1 million \$.

ENIAC a été démontré pour la première fois à la Moore School of Engineering de Pennsylvanie en 1947

Technologie des semi-conducteurs

Motivation pour une nouvelle technologie

Les tubes à vide ont les inconvénients suivants:

- Ils sont **encombrants**;
- Ils sont sujets aux **problèmes de connexion** et aux **fuites de vide**;
- Ils sont **fragiles**;
- Ils nécessitent des quantités **d'énergie relativement importantes** pour fonctionner;
- Leurs éléments se **détériorent assez rapidement**.

Technologie des semi-conducteurs

Passage vers l'électronique des semi-conducteurs

Importance du silicium

Silicium	Germanium
Non toxique et abondant (extrait de SiO_2 . Il constitue plus de 50 % de la croûte terrestre).	Non toxique mais moins abondant.
L'oxyde SiO_2 est stable.	L'oxyde GeO_2 est soluble dans l'eau et se dissocie vers 800°C .
$E_g=1.12 \text{ eV}$.	$E_g=0.7 \text{ eV}$
Caractéristique électriques stables jusqu'à 150°C .	Caractéristique électriques stables jusqu'à 85°C .
$\mu_n = 1400 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ $\mu_p = 500 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$	$\mu_n = 3900 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ $\mu_p = 1900 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$

Technologie des semi-conducteurs

Étapes de développement

- **1. La décade de développement (1951-1960):** Découverte de l'essentiel des matériaux (Ge, Si, ...) et procédés (Technologie planaire) utilisés actuellement dans la réalisations des dispositifs électroniques.
- **2. La décade de l'amélioration des procédés (1961-1970):** L'amélioration des procédés a augmenté le rendement de production et le taux d'intégration des composants électroniques; ce qui est à l'origine de la chute des prix.
- **3 La décade de production (1971-1980):** En plus de l'internationalisation de l'industrie des semi-conducteurs (naissance de firmes en Europe et au japon), on a assisté à une augmentation du taux d'intégration (passage du SSI : Small scale integration au VLSI : very large scale integration).
- **4. La décade d'automatisation (1981-1990):** C'est la course à l'intégration et à la production en masse.
- **5. la décade de l'ultra intégration (ULSI) (1990-2000)**
- **6. Les nanotechnologies (2000-)**

Technologie des semi-conducteurs

2. Aperçu sur la technologie

2.1. Préparation des wafers (plaquettes)

Technologie des semi-conducteurs

Étapes de fabrication

Pour **fabriquer un dispositif semi-conducteur**, on doit passer par les **cinq étapes** suivantes:

1. Préparation du matériau semi-conducteur;
2. Croissance des cristaux et préparation des plaquettes;
3. Fabrication et tri des dispositifs;
4. Essais et tests électriques finaux;
5. Enrobage.

Technologie des semi-conducteurs

Obtention du silicium métallurgique (MG-Si)

- On mélange SiO_2 et C dans un four à arc à $T=1500-2000\text{ }^\circ\text{C}$
- Résultat: MG-Si d'une pureté de 98-99% avec des impuretés comme: Al, Ca, Fe, Ti, V, B et P .
- La production annuelle d'un four est de l'ordre de 10^4 tonnes avec une consommation d'énergie de l'ordre de 12 à 14 KWh/kg.

MG-Si: metallurgical grade silicon

Technologie des semi-conducteurs

Obtention du silicium Polycristallin de grade semi-conducteur ou électronique (SG-Si)

Dans un réacteur à lit fluidisé à $T=200-400^{\circ}\text{C}$



Par réaction chimique irréversible à $T=1000-1200^{\circ}\text{C}$

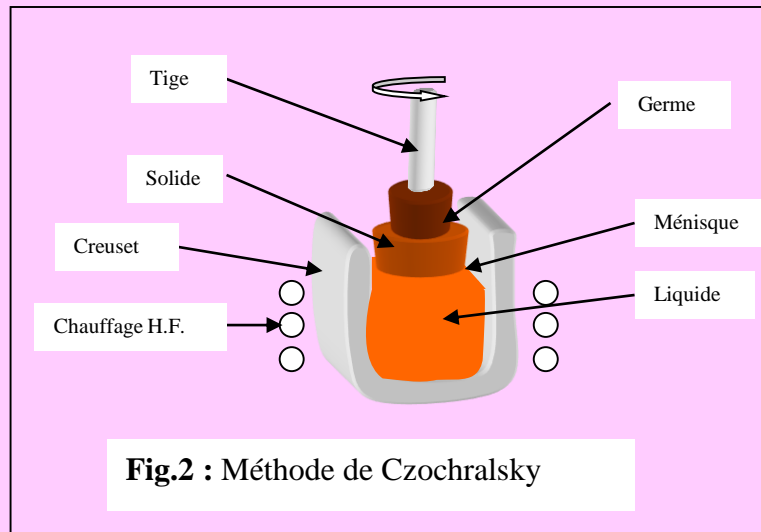


on obtient du silicium polycristallin de pureté $\approx 10^{-9}$.

SG-Si: semiconductor grade silicon

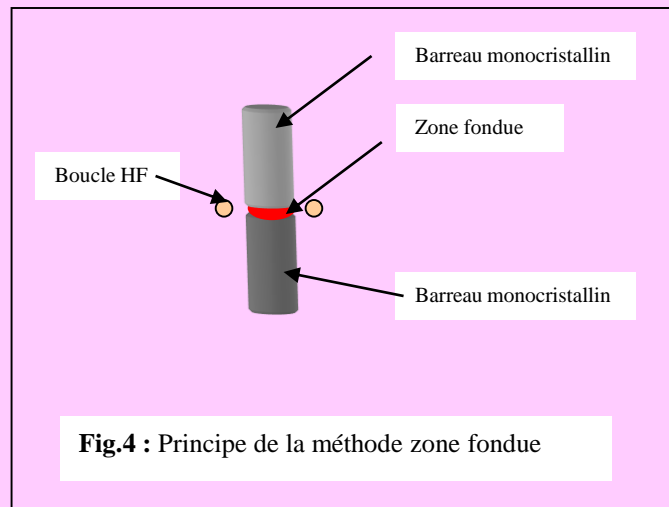
Technologie des semi-conducteurs

Obtention du silicium Monocristallin Méthode de Czochralsky ou tirage



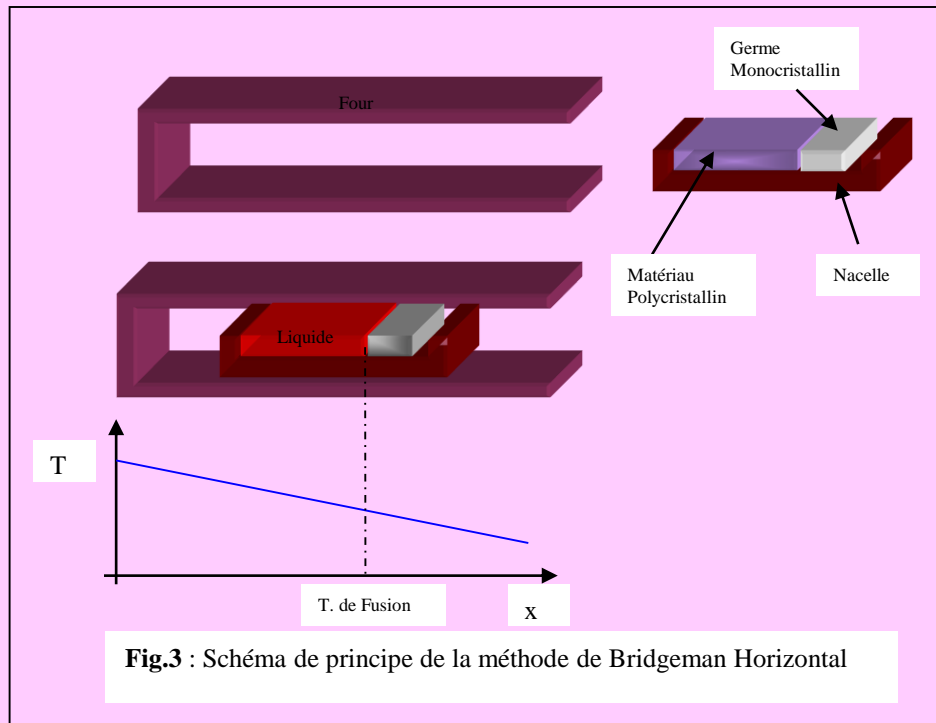
Technologie des semi-conducteurs

Obtention du silicium Monocristallin Méthode de la zone fondue



Technologie des semi-conducteurs

Obtention du silicium Monocristallin Méthode de Bridgeman horizontal



Technologie des semi-conducteurs

Résumé des étapes (Procédé Siemens)

Quartz/silicate SiO_2 par réduction carbothermique \rightarrow MG-Si

MG-Si par Hydrochlorisation \rightarrow SiHCl_3

SiHCl_3 Purification par distillation \rightarrow SiHCl_3

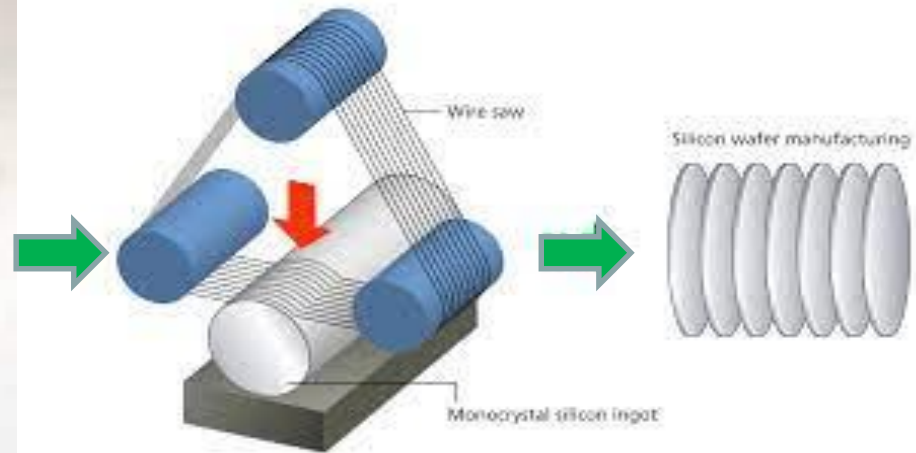
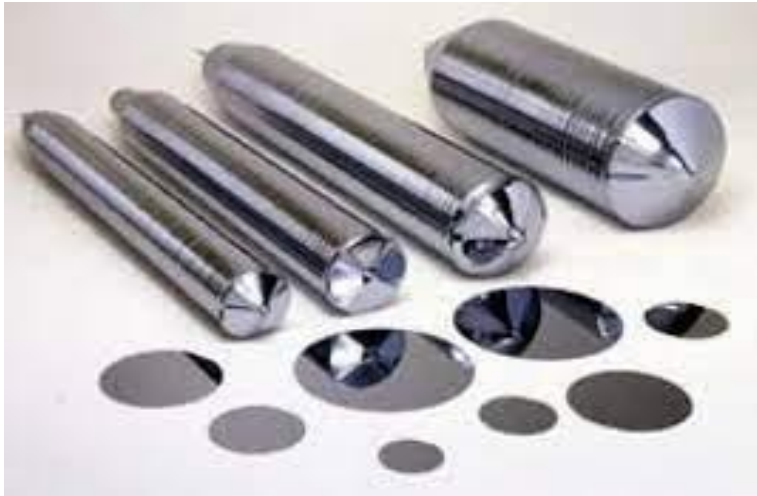
SiHCl_3 par réaction pyrolytique réductive \rightarrow SG-Polyc-Si

SG-Polyc-Si (CZ), (FZ) ou Bridgeman \rightarrow Si Monocristallin

Si Monocristallin (mise en forme et usinage) Plaquette de silicium poli

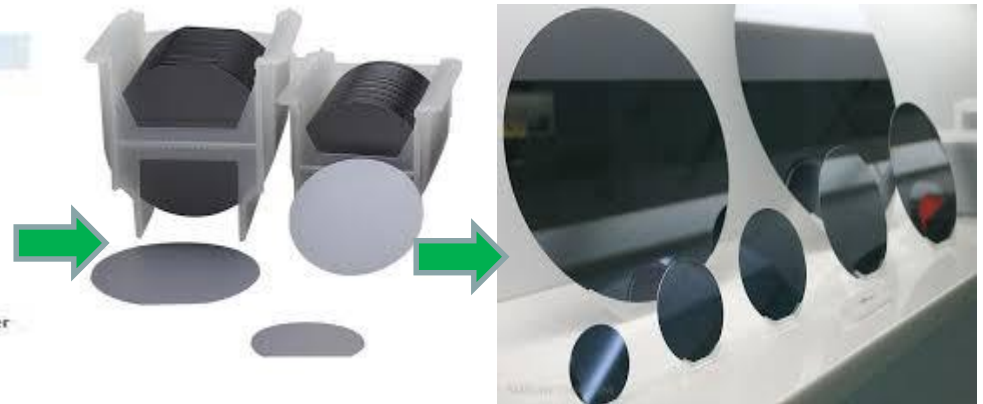
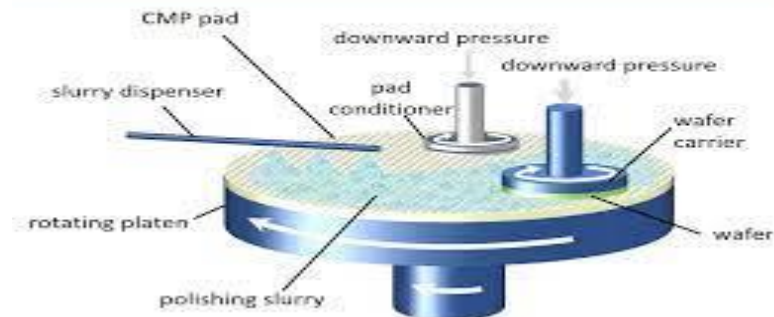
Technologie des semi-conducteurs

Découpe des lingots pour l'obtention des wafers



Polissages des wafers

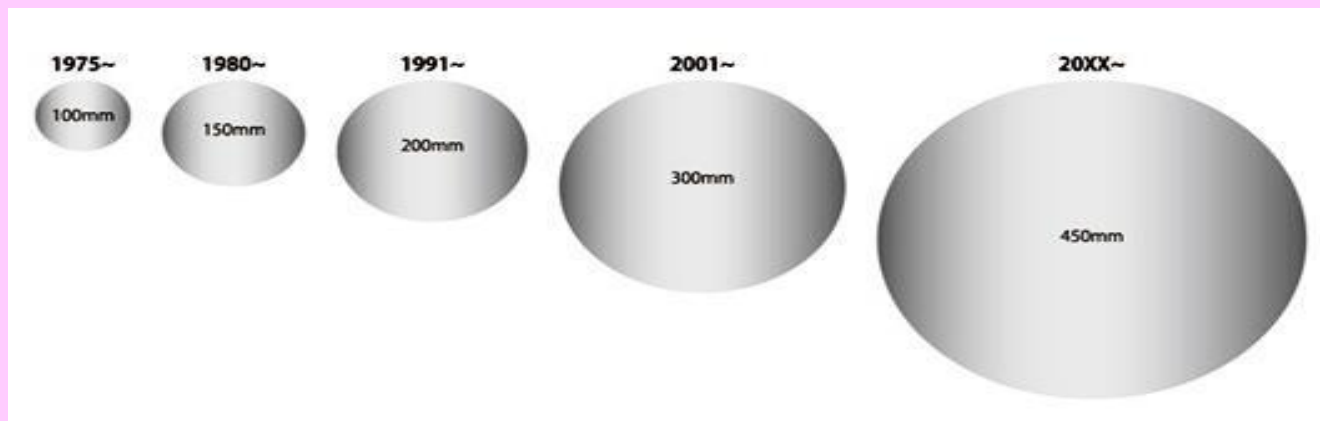
Chemical Mechanical Planarization (CMP) Process



Technologie des semi-conducteurs

Wafer Diameters and thicknesses

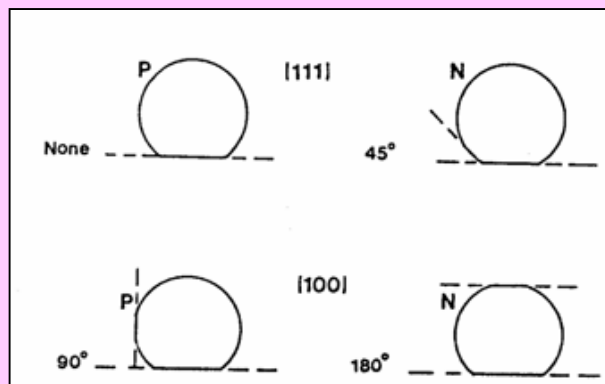
- 1-inch (25 mm)
- 2-inches (51 mm). Thickness of 275 μm .
- 3-inches (76 mm). Thickness of 375 μm .
- 4-inches (100 mm). Thickness of 525 μm .
- 4.9-inches (125 mm) Thickness of 625 μm .
- 5.9 inches (150 mm) Thickness of 675 μm .
- 7.9 inches (200 mm) Thickness of 725 μm .
- 11.8 inches (300 mm) Thickness of 775 μm .



Technologie des semi-conducteurs

Conventions pour l'orientation et le type :

L'**orientation** et le **type** des plaquettes doivent être connus pour éviter les erreurs au cours des procédés de préparation. Les conventions adoptées sont basées **sur la position des méplats** (petit méplat et grand méplat).

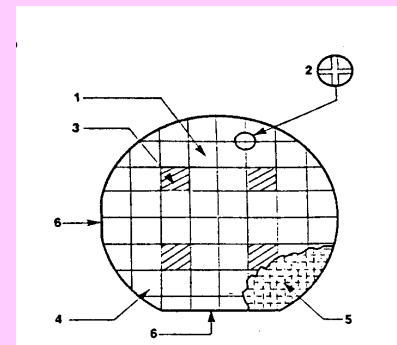


Technologie des semi-conducteurs

Présentation des puces sur substrats

1. Puce (chip)
2. Lignes de séparation entre les différentes puces
3. Dispositif de test : contient les dispositifs de base (diode, transistor, résistance, capacité, ...) pour tester la qualité des dispositifs réalisés car ceux des puces sont très petits et ne se prêtent pas aux tests.

4. Puce de bord : Ces puces ne sont pas complètes et ne fonctionnent pas ; elles sont donc perdues.
5. Plans cristallins : Pour éviter des problèmes lors de la coupe des substrats, il est impératif que la puce aie l'alignement de la structure cristalline du substrat
6. Repères de type (n ou p) et d'orientation cristalline ([111], [100]).



Technologie des semi-conducteurs

2. Aperçu sur la technologie

Techniques de réalisation des couches actives

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Elaboration des couches actives

L'élaboration des couches actives se fait selon l'une des méthodes suivantes :

- Fort dopage des régions superficielles du substrat ;
- Croissance par épitaxie d'une couche monocristalline sur le substrat avec dopage in situ.

La première méthode peut être réalisée par l'une des techniques suivantes :

- La diffusion thermique ;
- L'implantation ionique.

La deuxième méthode peut être réalisée par l'une des techniques suivantes :

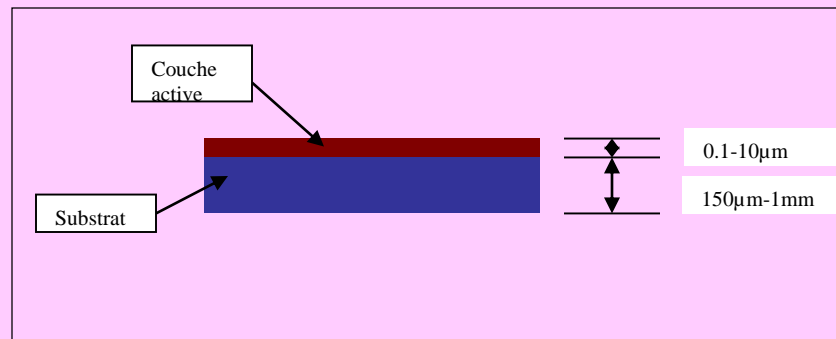
- Épitaxie en phase vapeur ;
- Épitaxie en phase liquide;
- Épitaxie sous vide.

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Rôle du substrat

- Le **dispositif proprement dit** n'occupe qu'un **petit volume du wafer** appelé **couche active**;
- Le **reste du volume** joue le rôle d'un **support mécanique** appelé **substrat**;
- Le courant peut, selon le cas, **traverser le substrat** ou cheminer dans **la couche active**.

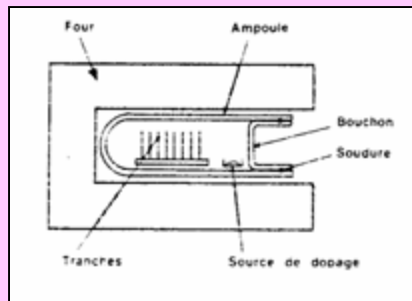


Technologie des semi-conducteurs

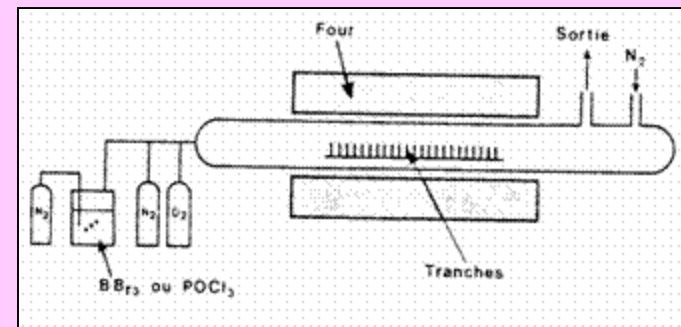
Techniques de réalisation des couches actives

Diffusion Thermique

- Diffusion en ampoule scellée



- Diffusion en tube ouvert



Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Diffusion thermique (Étapes de la diffusion)

Étape de dépôt ou prédépôt

- Le dopant diffuse sur une **profondeur de l'ordre du $1/10\mu\text{m}$** lorsque le four est porté à une température de l'ordre de **$1000\text{ }^\circ\text{C}$** pendant un temps **$t=60\text{mn}$** .
- Pendant cette étape, il se forme une couche du **verre de silice dopée** avec l'oxyde de phosphore (**P_2O_5**) ou de bore (**B_2O_3**).

• Étape de redistribution

- Au cours de cette étape:
 - on **arrête** l'introduction du **dopant**.
 - on laisse les substrats dopés **subir un traitement thermique** sous une **atmosphère neutre** pour faire pénétrer plus profondément les dopants.

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Diffusion thermique (Profil de dopage)

- Phase de dépôt

$$N(x) = N_s \operatorname{erfc}\left(\frac{x}{2\sqrt{Dt}}\right)$$

N_s est la **concentration sur la surface** égale à la **solubilité limite** de l'impureté à la température de diffusion.

Dans cette expression, la fonction erfc représente la fonction erreur complémentaire définie par l'expression :

$$\operatorname{erfc}(z) = \frac{2}{\sqrt{\pi}} \int_z^{\infty} e^{-t^2} dt$$

- Phase de redistribution

- Dans cette étape, le profil de dopage est donné par :

$$N(x) = \frac{Q}{\sqrt{\pi Dt}} e^{-\frac{x^2}{4Dt}}$$

- Q est la quantité totale d'impuretés (atomes/cm²)

- Le profil de dopage est donc gaussien.



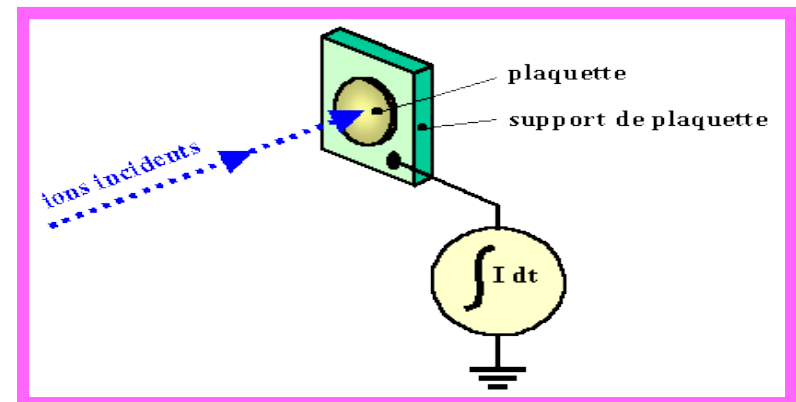
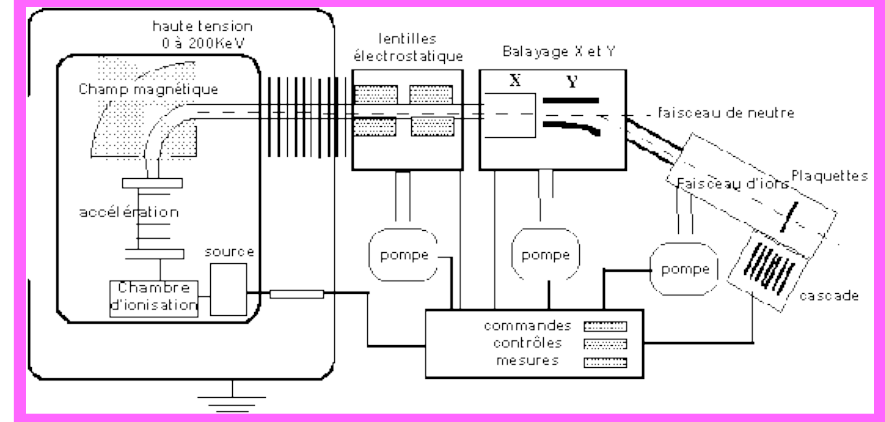
Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Implantation ionique

L'implanteur est en pratique un accélérateur d'ions. Il est composé des parties suivantes:

- **Génération des ions** à partir d'une source solide, liquide ou gazeuse dans un plasma excité à 25kV;
- **Accélération des ions** à l'énergie d'implantation souhaitée;
- **Sélection des ions** par un champ magnétique effectuant le tri par le rapport masse sur charge;
- **Mise en forme du faisceau d'ions** par des lentilles électrostatiques;
- **Dispositif de balayage en x et y** afin d'implanter de façon uniforme les plaquettes;
- **Déviation du faisceau** pour **éliminer les ions neutralisés** sur le parcours et qui ne pourraient être dénombrés;
- **Chambre d'implantation.**



Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Épitaxie

• Conditions pour réaliser une épitaxie

- Dans le cas de l'hétéroépitaxie, le substrat doit avoir, dans le plan de l'interface substrat-couche, **mêmes symétries cristallines** et des **paramètres cristallins très voisins** de celui de la couche que l'on souhaite faire croître ;
- La **surface du substrat doit être propre** et dépourvue de toutes sortes de défauts (cristallins, impuretés,...) ;
- La **température au voisinage du substrat** doit être **élevée** pour que les atomes déposés puissent **acquérir une mobilité suffisante** qui leur permet de trouver la bonne place à la surface du substrat au début du dépôt ou à la surface de la couche déjà déposée.

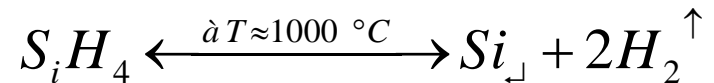
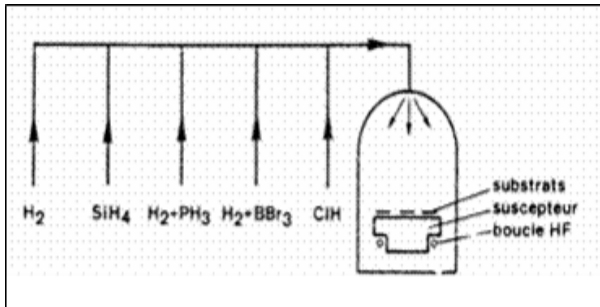
• Les différentes techniques d'épitaxie

- Epitaxie en phase vapeur (VPE≡Vapor Phase Epitaxy) ;
- Épitaxie en phase liquide (LPE≡Liquid Phase Epitaxie) ;
- Épitaxie sous vide à l'aide de jets moléculaires (MBE≡Molecular Beam Epitaxy)
- Remarque: chacune de ces techniques a ses avantages et ses inconvénients.

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Épitaxie phase vapeur



- Epitaxie en phase vapeur est largement utilisée pour le silicium et ainsi que les semi-conducteurs III-V
- Elle consiste à pyrolyser un composé gazeux contenant le matériau à déposer au voisinage de la surface du substrat porté à des températures élevées de l'ordre de 1000 °C.
- Dans le cas du silicium, le composé gazeux utilisé est le silane ($\text{SiH}_4 \equiv$ Tetrahydruure de silicium) qui se décompose à haute température selon la réaction ci-dessus

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Épitaxie phase vapeur

Résumé des points principaux relatifs à l'épitaxie en phase vapeur

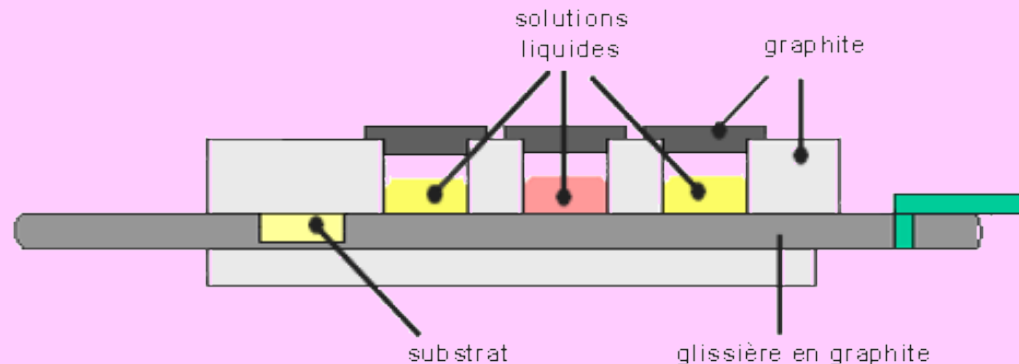
Vitesse de croissance	Préparation des substrats	Dopage	Température
De l'ordre du $\mu\text{m}/\text{min}$	Les dépôts sont précédés par une attaque chimique in-situ des substrats (dans le cas du Si, on utilise des vapeurs chlorhydriques)	Dopage au cours de l'élaboration de la couche \Rightarrow un profil uniforme	(température substrat) $\approx 1000\text{ }^\circ\text{C}$

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Épitaxie phase liquide

- L'opération d'épitaxie en phase liquide est conduite dans un creuset en graphite de haute pureté sous **atmosphère réductrice de H₂**;
- Cette technique est largement utilisée pour **les semi-conducteurs III-V** (binaires, ternaires ou quaternaires);
- Ce creuset est doté d'un certain nombre de baignoires sous forme de puits confinés dans la structure du creuset.



Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Épitaxie phase liquide

Résumé des points principaux relatifs à l'épitaxie en phase liquide

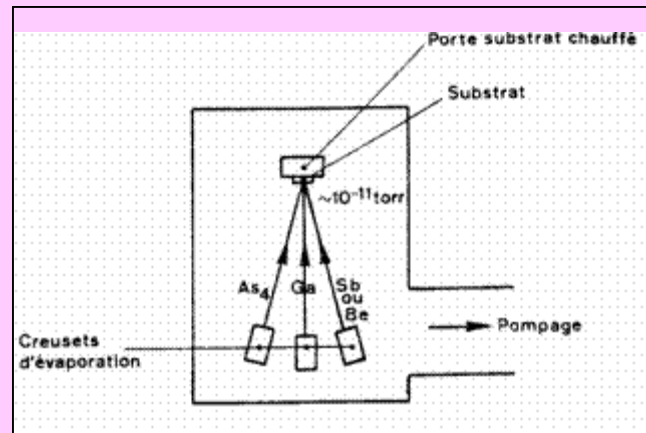
Vitesse de croissance	Préparation des substrats	procédé	Température
De l'ordre du $\mu\text{m}/\text{min}$	Les dépôts sont précédés par un nettoyage in-situ des substrats (dissolution du substrat)	L'opération est conduite sous une atmosphère réductrice d' H_2 . Le creuset est refroidit lentement ($0.1^\circ\text{C}/\text{min}$)	$\approx 730^\circ\text{C}$ pour GaAs

Technologie des semi-conducteurs

Techniques de réalisation des couches actives

Épitaxie sous ultravide

- Cette technique, connue aussi sous le nom d'épitaxie par jet moléculaire (EJM, en anglais MBE= Molecular Beam epitaxy), est largement utilisée pour les semi-conducteurs III-V et II-VI.
- L'opération de dépôt est conduite dans une enceinte ultravide (10^{-11} torr) où est placé un certain nombre de creusets contenant les matériaux à déposer et les différents dopants.
- Les creusets sont portés à des températures élevées pour fournir des flux atomiques ou moléculaires qui se dirigent vers le substrat porté à une température convenable (**550 °C pour une homoépitaxie de GaAs**).
- Les dopants sont chauffés en même temps que les matériaux à déposer.



Technologie des semi-conducteurs

Techniques de réalisation des couches active

Épitaxie sous ultravide

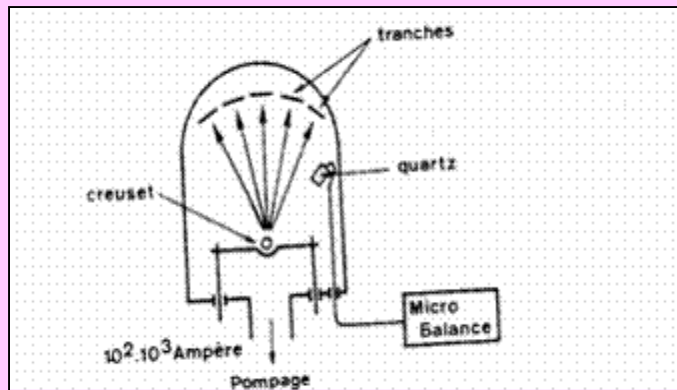
Résumé des points principaux relatifs à l'épitaxie sous vide

Vitesse de croissance	Préparation des substrats	Dopage	Température
<p>De l'ordre du $\mu\text{m/h}$</p> <p>N.B. : La vitesse de croissance est faible ; ce qui constitue un avantage pour déposer des couches très minces</p>	<p>L'opération est conduite dans une enceinte ultravide (10^{-11} torr).</p> <p>Pour GaAs on a :</p> <p>-T du creuset As=300°C⇒Flux de As₄, $N=5.10^{15}$ cm⁻²s⁻¹</p> <p>-T du creuset Ga=1000°C⇒ Flux de Ga, $N=5.10^{15}$ cm⁻²s⁻¹)</p>	<p>-Dopage type n : Antimoine Sb</p> <p>-Dopage type p : Beryllium Be)</p>	<p>(température du substrat).</p> <p>≈550°C pour GaAs</p>

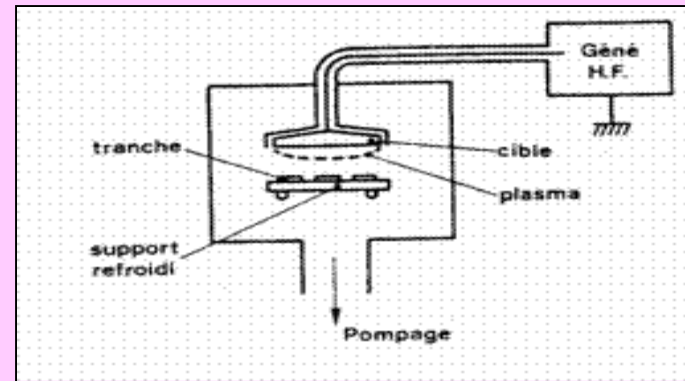
Technologie des semi-conducteurs

Métallisation (Réalisation des contacts)

Évaporation sous vide



• Pulvérisation cathodique



Technologie des semi-conducteurs

Métallisation (Réalisation des contacts)

Avantages de l'évaporation thermique

- Vitesse de dépôt élevée (de 1 nm/min à 10 μ m/min)
- Méthode simple d'utilisation,
- Haute pureté des matériaux,
- Adapté aux applications électriques et optiques.

• Avantages de la pulvérisation cathodique

- Technique simple à mettre en œuvre,
- Dépôts de tous types de matériaux (métaux, alliages, composés réfractaires, diélectriques...)
- Bonne adhérence des dépôts,
- Bon pouvoir de recouvrement,
- Faible porosité de la couche, Homogénéité de la couche.

Technologie des semi-conducteurs

Réalisation des Couches de Passivation

- **Intérêt des couches de passivation**

- Elles jouent le **rôle d'un masque** pour des diffusions, des implantations ou épitaxies localisées ;
- Assurer **l'isolation électrique** des couches actives vis-à-vis des grilles et des interconnexions métalliques.

- **Caractéristiques requises**

- Avoir une **bonne adhérence** sur le semi-conducteur ;
- Constituer une **barrière efficace aux impuretés** de dopage au cours des traitements de diffusion ou d'implantation ;
- Posséder de bonnes propriétés diélectriques tels que :
 - Une **résistivité très élevée** ($\rho > 10^{12} \Omega \cdot \text{cm}$) ;
 - Un **champ de claquage très élevé** ($E > 10^6 \text{ V/cm}$) ;
 - **Pertes diélectriques faibles** ;
 - **Absence de charges mobiles** ;
 - Densité de charges fixes $< 10^{11}$ charges/cm².
- Être **facile à graver**.

Technologie des semi-conducteurs

Réalisation des Couches de Passivation

- **Techniques de réalisation des couches de passivation**

Deux techniques à savoir:

- **Oxydation** du semi-conducteur (cas du silicium) ;
- **Dépôt d'une couche** à base d'un **matériau diélectrique**.

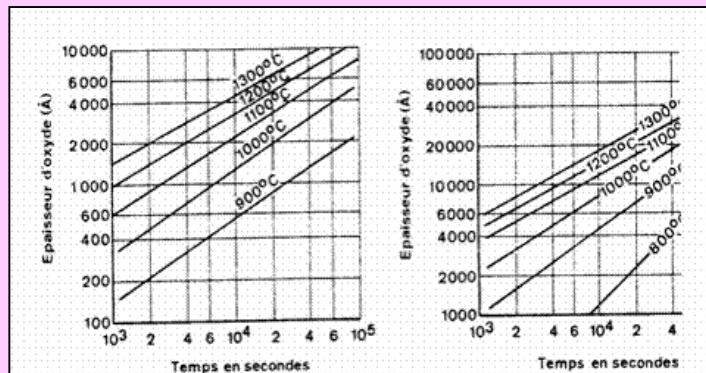
Technologie des semi-conducteurs

Réalisation des Couches de Passivation

Passivation par oxydation

- Oxydation sèche (on utilise uniquement de l'oxygène sec) ;
- Oxydation humide (on utilise de l'oxygène saturé en vapeur d'eau).

N.B.: Pour la même température, la vitesse d'oxydation humide est supérieure à celle de l'oxydation sèche.



Passivation par déposition d'un matériau diélectrique

- Décomposition chimiques en phase vapeur (CVD). Exemple : pyrolyse du silane SiH₄ en présence d'oxygène selon la réaction :



- Pulvérisation cathodique.
- **Exemple :** Pulvérisation d'une **cible de silicium polycristallin** par un plasma d'azote pour obtenir **Si₃N₄**

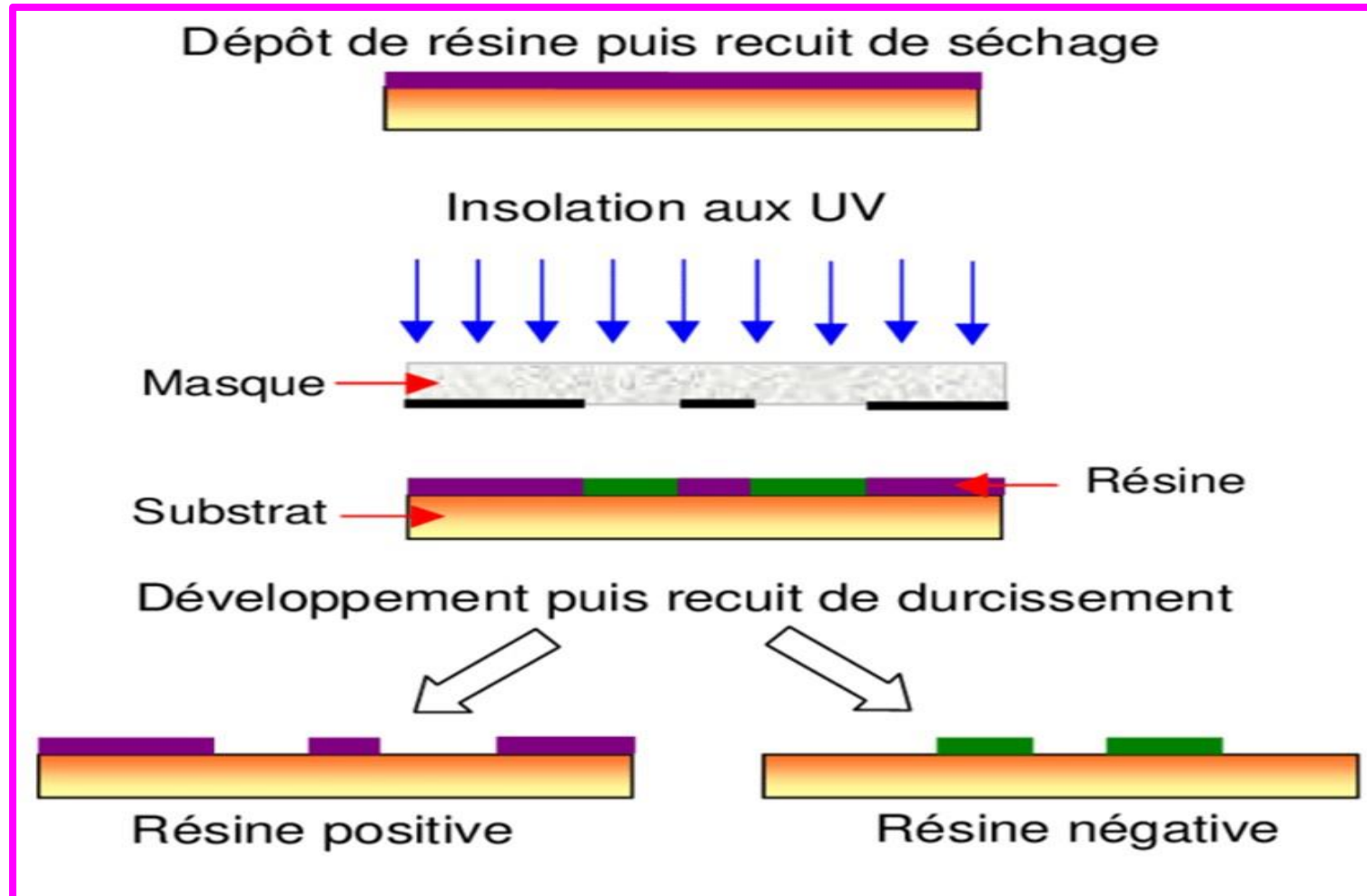
Technologie des semi-conducteurs

Photolithographie

- Il y a 7 principales étapes à savoir:
 - Étalement d'une résine photosensible sur la couche de passivation par centrifugation au moyen d'un spinner qu'on fait tourner avec des vitesses angulaires de l'ordre de **3000tr/min**. La plaquette est **maintenue en place par aspiration à l'aide d'une petite pompe à vide** ;
 - Séchage de la résine dans une étuve à des **températures de l'ordre de 100°C** dans une étuve;
 - Exposition de la résine à un **rayonnement UV (on utilise des lampes à mercure) à travers un masque** (une plaque de verre revêtue d'une mince couche de chrome préalablement photogravée) pour transférer le motif des fenêtres à ouvrir ;
 - Développement de la plaquette en la plaçant dans un bain de développement qui va dissoudre la résine insolée (**photorésine positive**) ou la résine non insolée (**photorésine négative**) ;
 - Polymérisation de la résine entre **100 et 200°C** dans une étuve (se conformer au datasheet) ;
 - Attaque des régions de la couche d'oxyde non protégées par la résine (régions d'oxyde dénudées) par gravure humide (**attaque de SiO₂ par l'acide HF**) ou par gravure sèche (**attaque de SiO₂ par plasma réactif de CF₄**) ;
 - Décapage de la résine restante à la surface de la silice à l'aide d'un bain spéciale ou à l'aide d'un plasma d'oxygène ;

Technologie des semi-conducteurs

Photolithographie



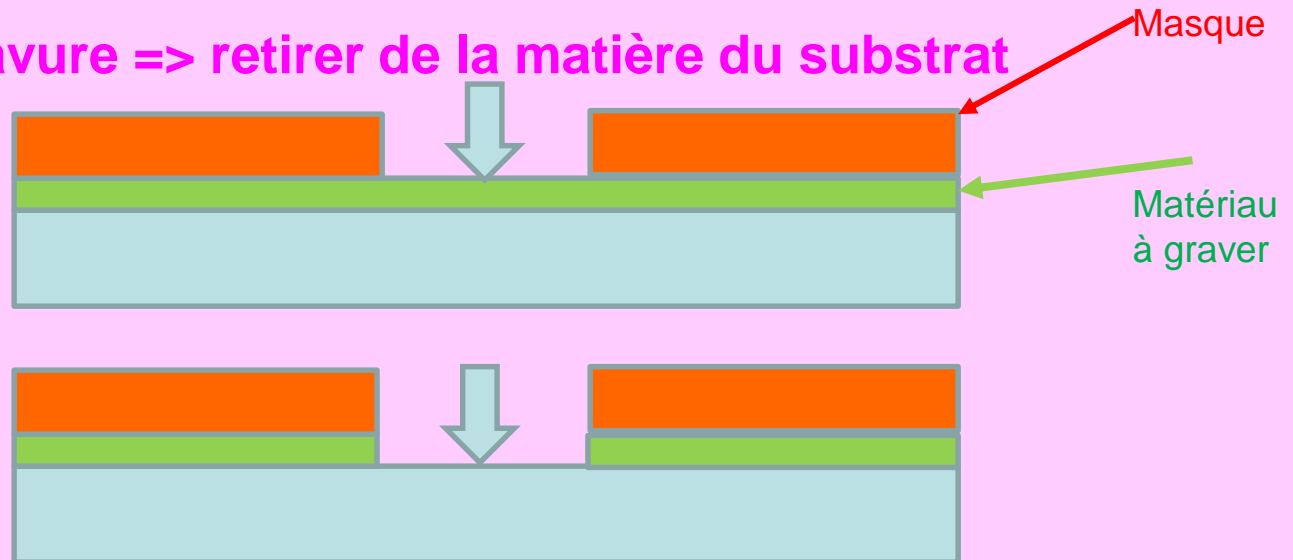
Technologie des semi-conducteurs

Gravure

Définition

La gravure est le procédé qui consiste à **creuser en profondeur** dans le substrat, ou dans une couche déposée sur le substrat, sur une surface déterminée.

Gravure => retirer de la matière du substrat



Technologie des semi-conducteurs

Gravure

Types de gravure

- Gravure par **voie humide** : attaque chimique en solution
- Gravure par **voie sèche** : action d'un plasma ou d'un faisceau d'ions

Caractéristiques d'une gravure

- Vitesse de gravure
- Sélectivité (vis à vis du masque de résine)
- Taux d'anisotropie
- Facteur de forme

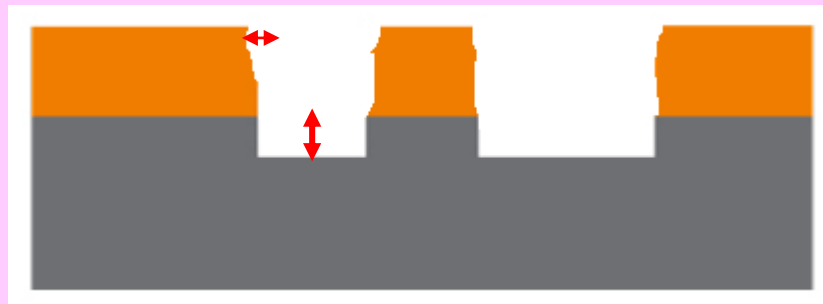
Technologie des semi-conducteurs

Gravure

Sélectivité de la gravure

Le **taux de sélectivité** d'une gravure est donné par le **rapport** de la **vitesse de gravure du masque** à la **vitesse de gravure du substrat** (ou de la couche concernée)

$$S = \frac{\text{vitesse de gravure du masque}}{\text{vitesse de gravure du substrat}} = \frac{V_m}{V_s}$$



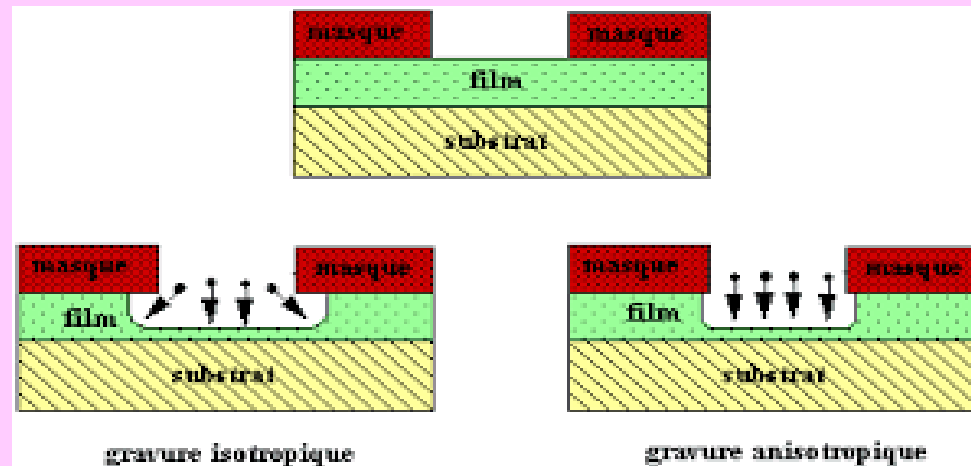
Technologie des semi-conducteurs

Gravure

Taux d'anisotropie

Le **taux de sélectivité** d'une gravure est donné par le **rapport** de la **vitesse de gravure du masque** à la **vitesse de gravure du substrat** (ou de la couche concernée)

$$A = 1 - \frac{\text{vitesse de gravure latérale}}{\text{vitesse de gravure verticale}} = \frac{V_L}{V_V}$$



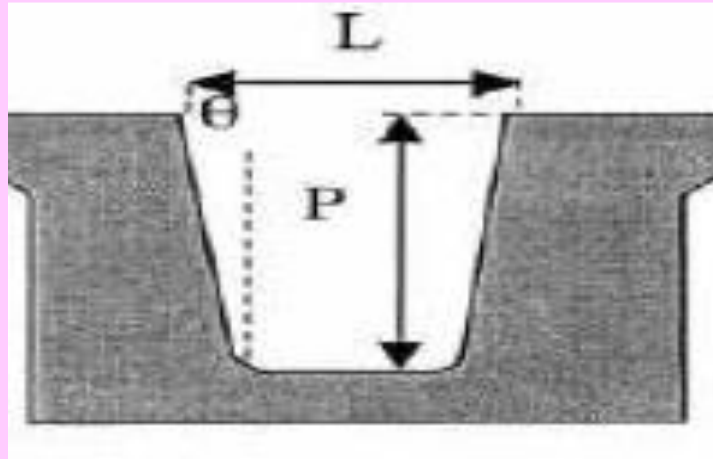
Technologie des semi-conducteurs

Gravure

Facteur de forme (facteur d'aspect)

Ce facteur caractérise une structure gravée (trou, tranchée) par le **rapport** entre **profondeur** et **largeur**.

$$F = \frac{\text{Profondeur}}{\text{Largeur}} = \frac{P}{L}$$

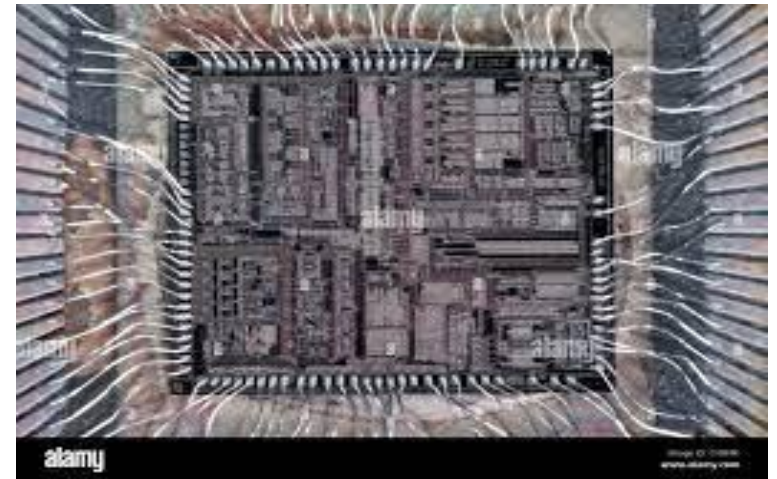
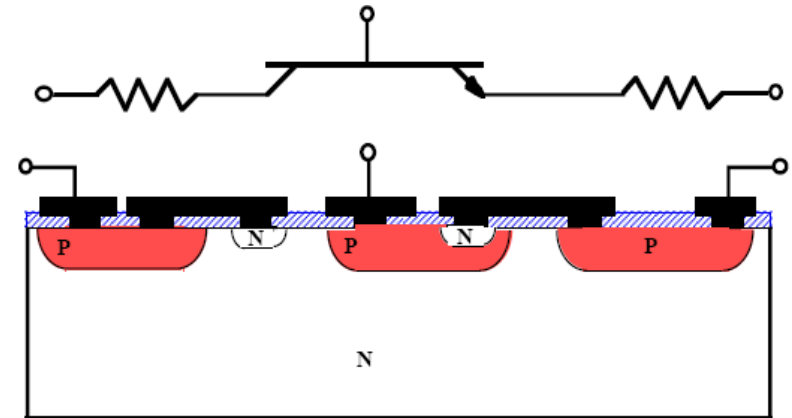


Technologie des semi-conducteurs

Différentes étapes pour réaliser un Circuit Intégré

Définition

Un **circuit intégré** (IC=integrated circuit) se présente sous la forme d'une **pastille de silicium** de **quelques mm²** de surface qui contient des **éléments actifs** et **passifs** connectés entre eux pour réaliser une **fonction électronique** particulière.



Technologie des semi-conducteurs

Différentes étapes pour réaliser un Circuit Intégré

1^{ère} Etape: Conception

Avant de commencer la fabrication d'un circuit, il faut :

- Déterminer l'architecture du circuit à réaliser ;
- Disposer de toutes les données technologiques sur le procédé de fabrication (Règles de conception);
- Etre en mesure de vérifier la capacité du circuit à remplir sa fonction avant la réalisation de ce dernier.

2^{ème} Etape: Réalisation

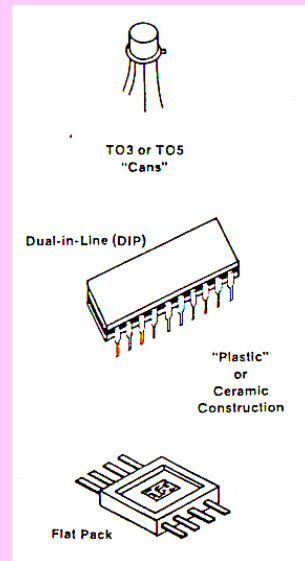
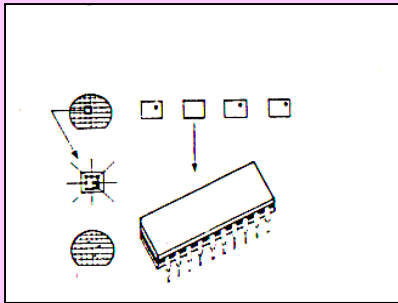
- Nettoyage standard
- Oxydation
- Lithographie
- Gravure
- Dopage
- Métallisation

3^{ème} Etape: Découpe et encapsulation

Technologie des semi-conducteurs

Encapsulation (Packaging)

- A la fin du process, le wafer contient plusieurs puces qu'il faut tester, séparer et enrober .



- La puce obtenue est :

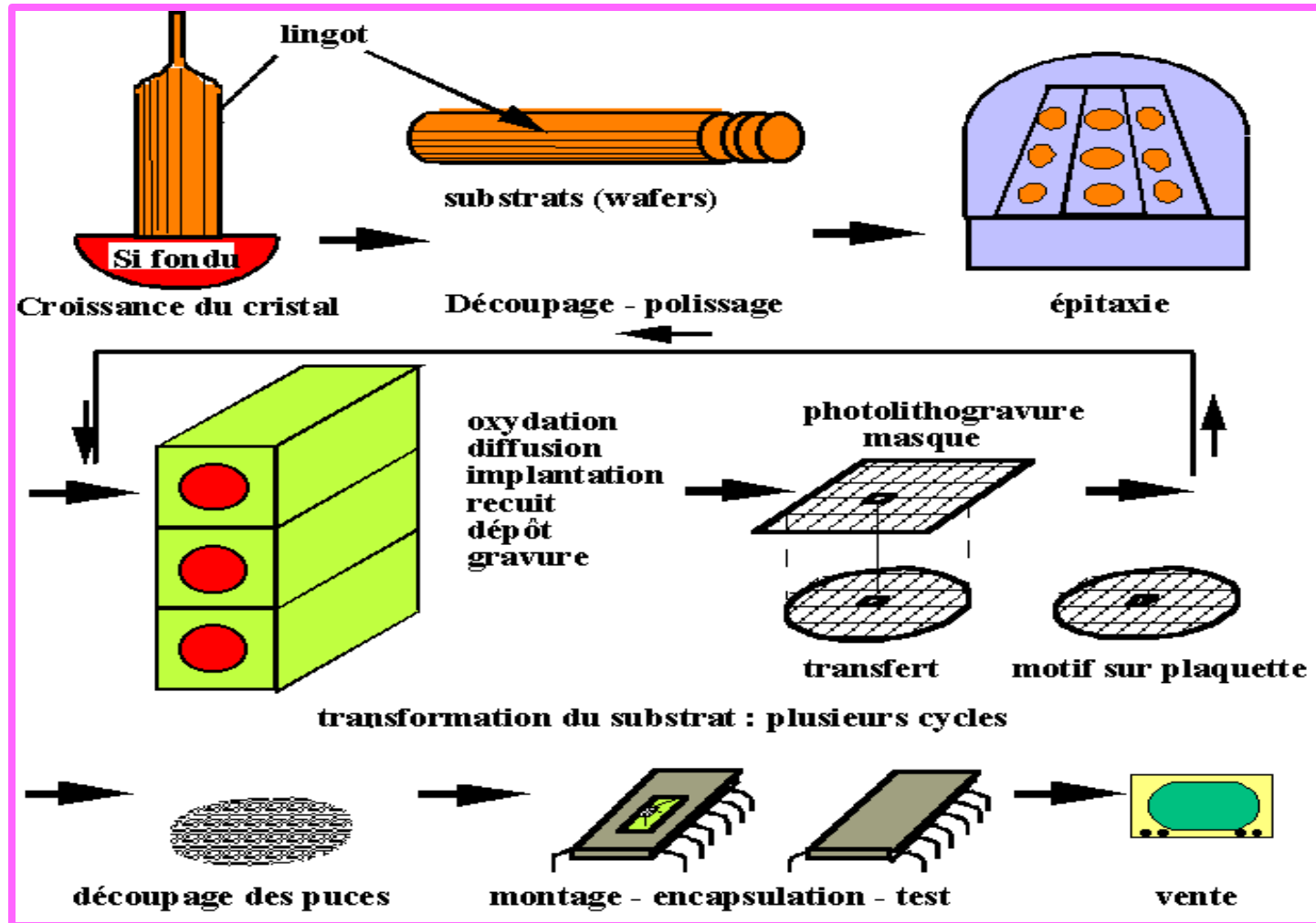
- Vulnérable à la contamination,
- Dépourvue de connexion;

Il faut donc:

- Enrobage (placer la puce dans un boîtier),
- Réaliser des contact (connexion entre les parties métallisées de la puce et les broches du boîtier).

Technologie des semi-conducteurs

Résumé des étapes de fabrication d'un circuit intégré



Technologie des semi-conducteurs

Densité d'intégration d'un circuit d'intégré

Densité d'intégration

Le **densité d'intégration** d'un circuit intégré dépend du **nombre d'équivalents transistors** de tous les composants (ou tout simplement du nombre de transistors, puisque 99 % des composants sont des transistors) qui le constituent.

Classification	Nombre de transistor par puce
SSI: <i>small scale integration</i>	moins d'une dizaine
MSI: <i>medium scale integration</i>	quelques centaine
LSI: <i>large scale integration</i>	quelques milliers
VLSI: <i>very large scale integration</i>	Quelques dizaines de milliers à quelques centaines de milliers
ULSI: <i>ultra large scale integration</i>	plus d'un million

Technologie des semi-conducteurs

3.Exmple de réalisation

Réalisation d'une résistance intégrée

Technologie des semi-conducteurs

Exemple: Réalisation d'une résistance

1. Plaquette de silicium



2. Oxydation de la surface de la plaquette



3. Etallement de la photoresist



4. Insolation photoresist



5. Développement Photoresist



6. Décapage photoresist



7. Dopage



8. Oxydation



9. Etallement photoresist



10. Insolation photoresist



11. Développement Photoresist



12. Enlèvement photoresist



13. Métallisation



14. Gravure pour limiter les contacts



Technologie des semi-conducteurs

Exemple: Réalisation d'une résistance

Remarque:

A l'étape 11. (Développement Photorésist) , au lieu de :



Avec condition:
épaisseur résine \geq 3 épaisseur métal

• Nous avons en réalité:



Après métallisation on aura::

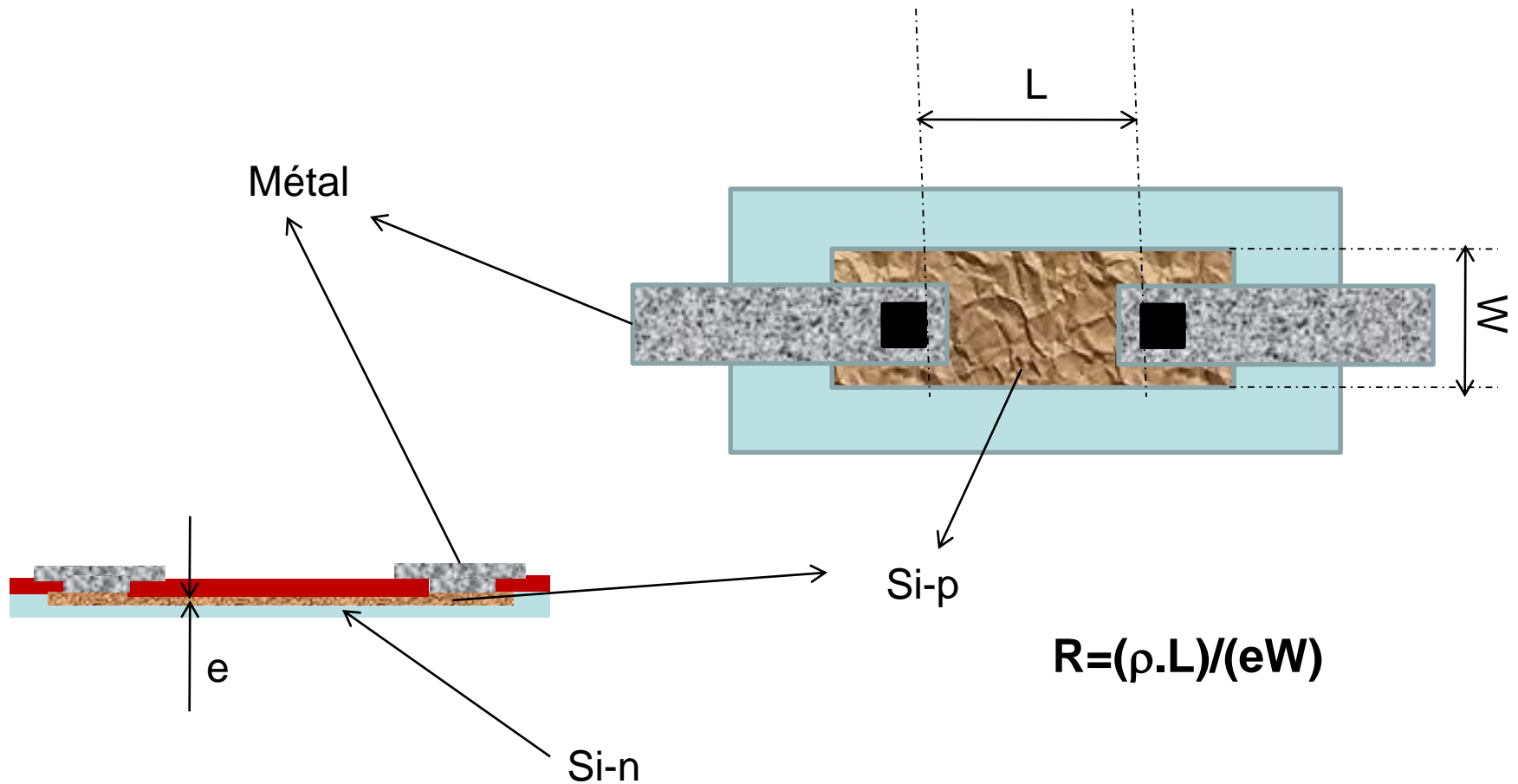


Après gravure aluminium (Lift Off) on obtient:



Technologie des semi-conducteurs

Exemple: Réalisation d'une résistance



Technologie des semi-conducteurs

4. Aperçu sur les salles blanches

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Nécessité d'un environnement propre

Les **performances** des dispositifs électroniques et le **rendement** d'un procédé de préparation dépendent en grande partie des trois paramètres suivants:

- Capacité à **maîtriser la quantité des impuretés** à introduire dans le substrat;
- Habilité à **aligner les masques** sur les substrats;
- **Propreté de l'environnement** où seront réalisés les dispositifs.

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Sources de contamination

Les principales sources de contamination sont les suivantes :

- Air ;
- Equipements de production ;
- Personnel utilisateur;
- Eaux ;
- Produits chimiques ;
- Gaz ;
- Charges statiques.

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Alternative des salles blanches

La contamination affecte les éléments suivants :

- Procédés de préparation des dispositifs ;
- Performance des dispositifs ;
- Fiabilités des dispositifs.

Conséquence

Nécessité de travailler dans un environnement propre **”Salle Propre”**.

Technologie des semi-conducteurs

Aperçu sur les salles blanches

C'est quoi une salle blanche/proprie?

Une salle **proprie** ou **blanche** est une **pièce**, ou une **suite de pièces**, au sein desquelles **l'atmosphère est contrôlée en:**

- Propreté** (présence très limitée de poussières, fumées, particules, bactéries, spores);
- Température;**
- Pression;**
- Taux d'humidité.**

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Types et vocation des salles propres

Types des salles propres

- **Salle propre en surpression** qui interdit l'accès au maximum de particules de toutes tailles.
- **Salle propres en dépression**, interdisant la sortie de bactéries, microbes, spores, virus traités dans la salle.

Dans quel cas utiliser une salle propre

- La salle propre est utilisée dans le but de permettre la **fabrication**, le **traitement** ou encore l'**emballage** de certains produits dits **sensibles** qui ne doivent pas être exposés à une **quelconque perturbation**.

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Domaines d'utilisation

Une salle propre est **utile à de nombreuses industries** telles que:

- Industrie pharmaceutique (médicaments);
- Industrie électronique (Composants et circuits intégrés);
- Industrie spatiale (assemblage de mécanismes);
- Industrie agroalimentaire;
- Hôpitaux et recherche médicale;
- Informatique (montage des disques durs);
- Biotechnologies;
- Micro-mécanismes;
- Radioactivité.

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Classe de l'air d'une salle blanche

Pour caractériser **la propreté de l'air** d'une salle blanche, on a introduit la **notion de la classe** d'air.

Pour ce faire, on doit spécifier les deux facteurs suivants :

- Le **diamètre maximal** des particules **permises**;
- Le **nombre maximal** de particules **autorisé**;
- Ce paramètre (**la classe**) est défini comme étant le **nombre de particules présentes** par **minute** dans un **volume** égale à **1 pied³** selon **la norme US FED STD 209E** .

Technologie des semi-conducteurs

Aperçu sur les salles blanches

Correspondance de classe entre la norme US 209 et la norme ISO 14644-1

Type de Classement		Concentration maximale admissible (nombre de particules par unité de volume)											
ISO	US 209	0.1 µm		0.2 µm		0.3µm		0.5µm		1µm		5µm	
		m ³	pied ³	m ³	pied ³	m ³	pied ³	m ³	pied ³	m ³	pied ³	m ³	pied ³
ISO1		10	-	2	-					-	-	-	-
ISO2		100	-	24	-	10		4		-	-	-	-
ISO3	1	1 000	35	237	7.5	102	3	35	1	8	-	-	-
ISO4	10	10 000	350	2370	75	1 020	30	352	10	83	-	-	-
ISO5	100	100 000	-	32 700	750	10 200	300	3 520	100	832	-	29	-
ISO6	1 000	1 000 000	-	237 000	-	102 000	-	35 200	1 000	8320	270	293	7
ISO7	10 000	-	-	-	-	-	-	352 000	10 000	83200	2750	2 930	70
ISO8	100 000	-	-	-	-	-	-	3 520 000	100 000	832000	27500	29 300	700

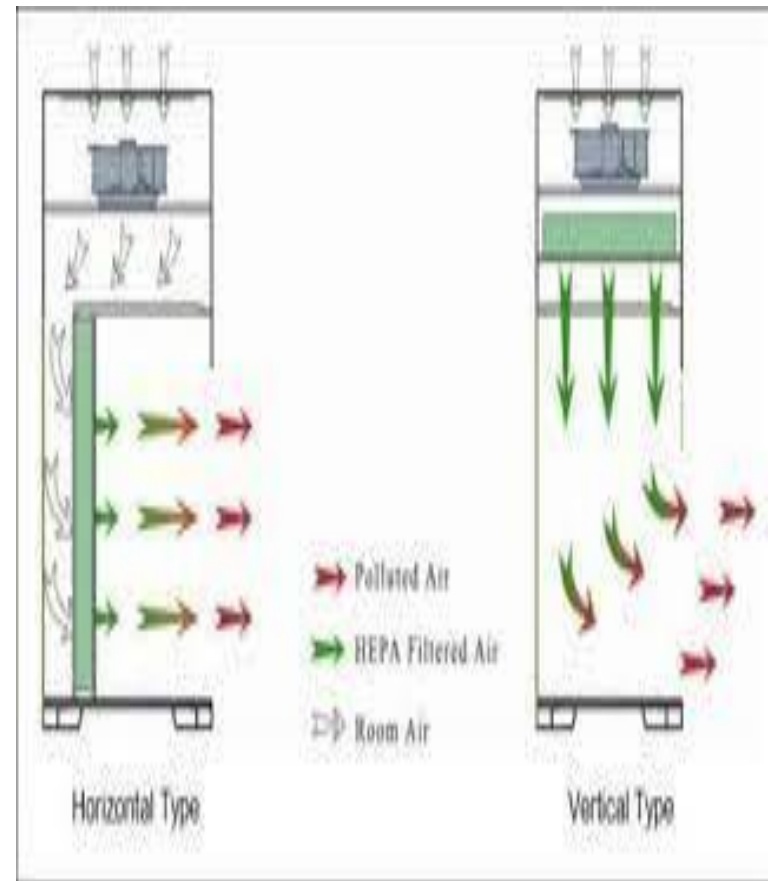
Technologie des semi-conducteurs

Aperçu sur les salles blanches

Différentes approches des zones propres

Stations VLF

Ces stations sont une **version miniaturisée d'une salle blanche** où l'air est **injecté à travers un préfiltre** à l'aide d'un ventilateur. L'air passe ensuite **à travers un filtre spécial (Hepa Filter)** dans le sens Haut-Bas ou Gauche-droite.



Technologie des semi-conducteurs

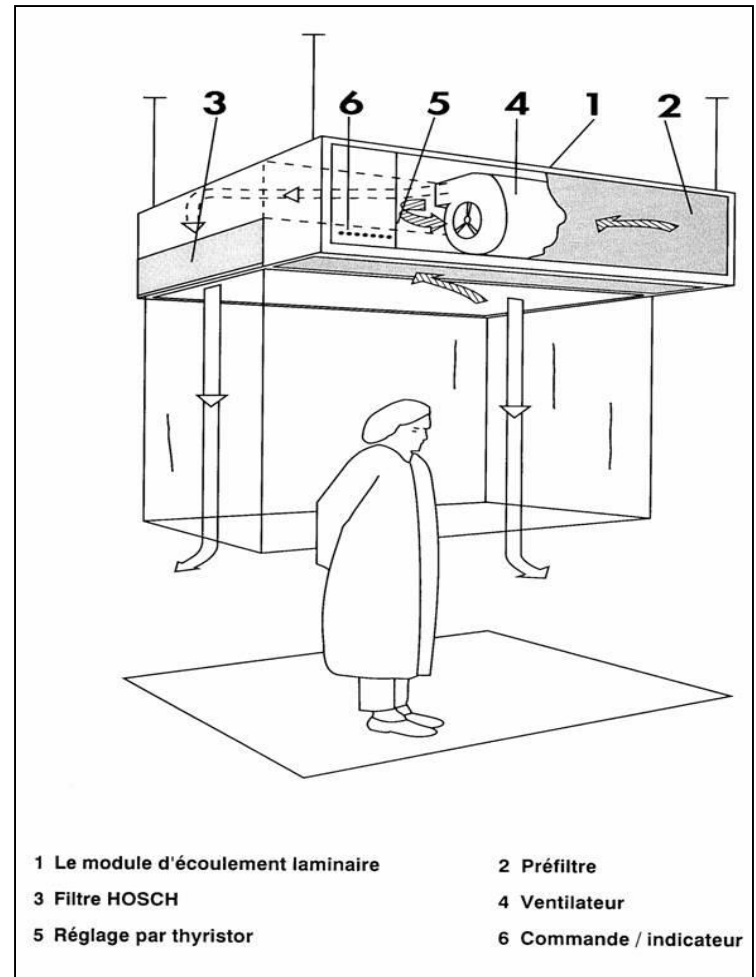
Aperçu sur les salles blanches

Différentes approches des zones propres (suite)

Approche Tunnel

Cette approche consiste à **isoler un petit coin (appelé Tunnel)** de la salle blanche.

Pour **réduire la contamination** dans le Tunnel, on **ne laisse entrer** que le **personnel intervenant**.



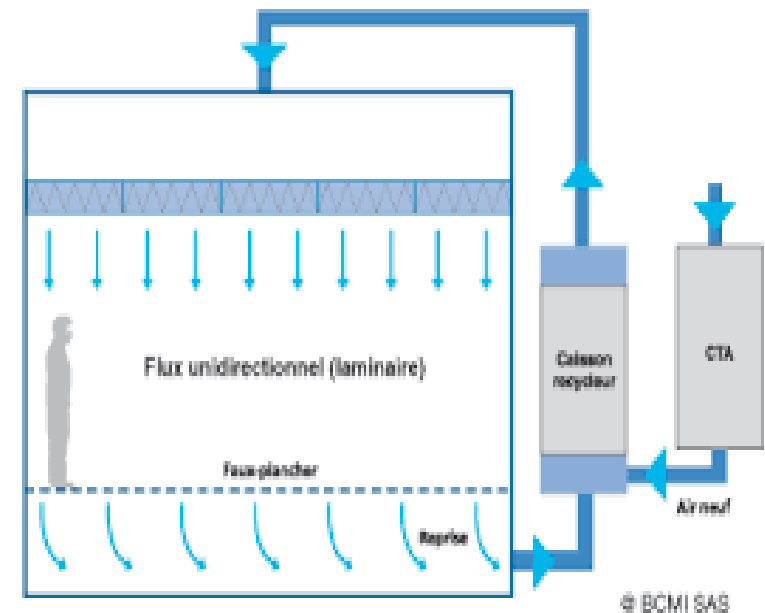
Technologie des semi-conducteurs

Aperçu sur les salles blanches

Différentes approches des zones propres (suite)

Salle Blanche ultra propre

Pour **minimiser la contamination**, on conçoit un nouveau type de salle blanche où **l'air est injecté à travers le plafond recouvert par du Hepa filter** et sort par **le sol recouvert par une grille** pour permettre **le recyclage de l'air**.

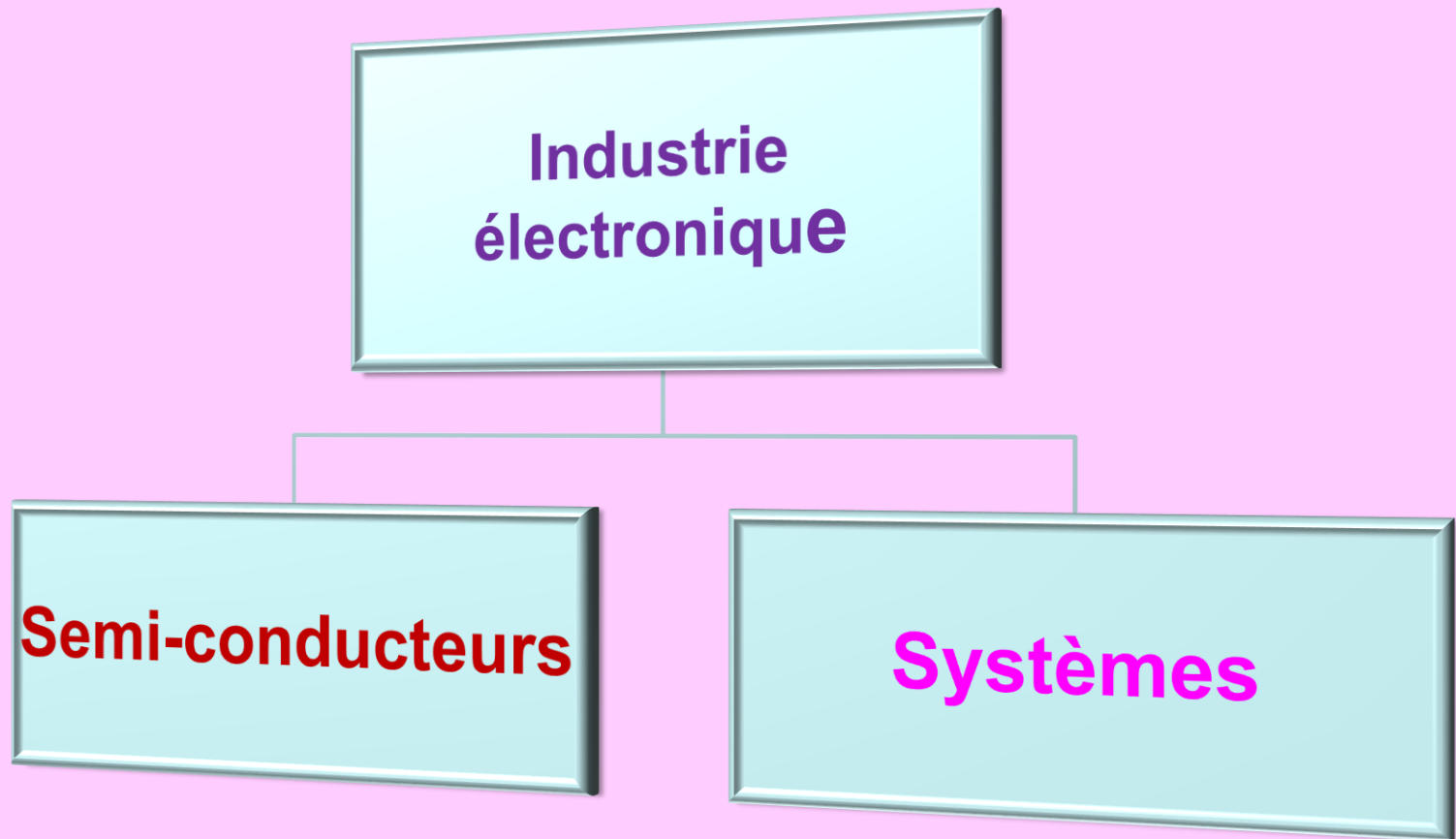


Technologie des semi-conducteurs

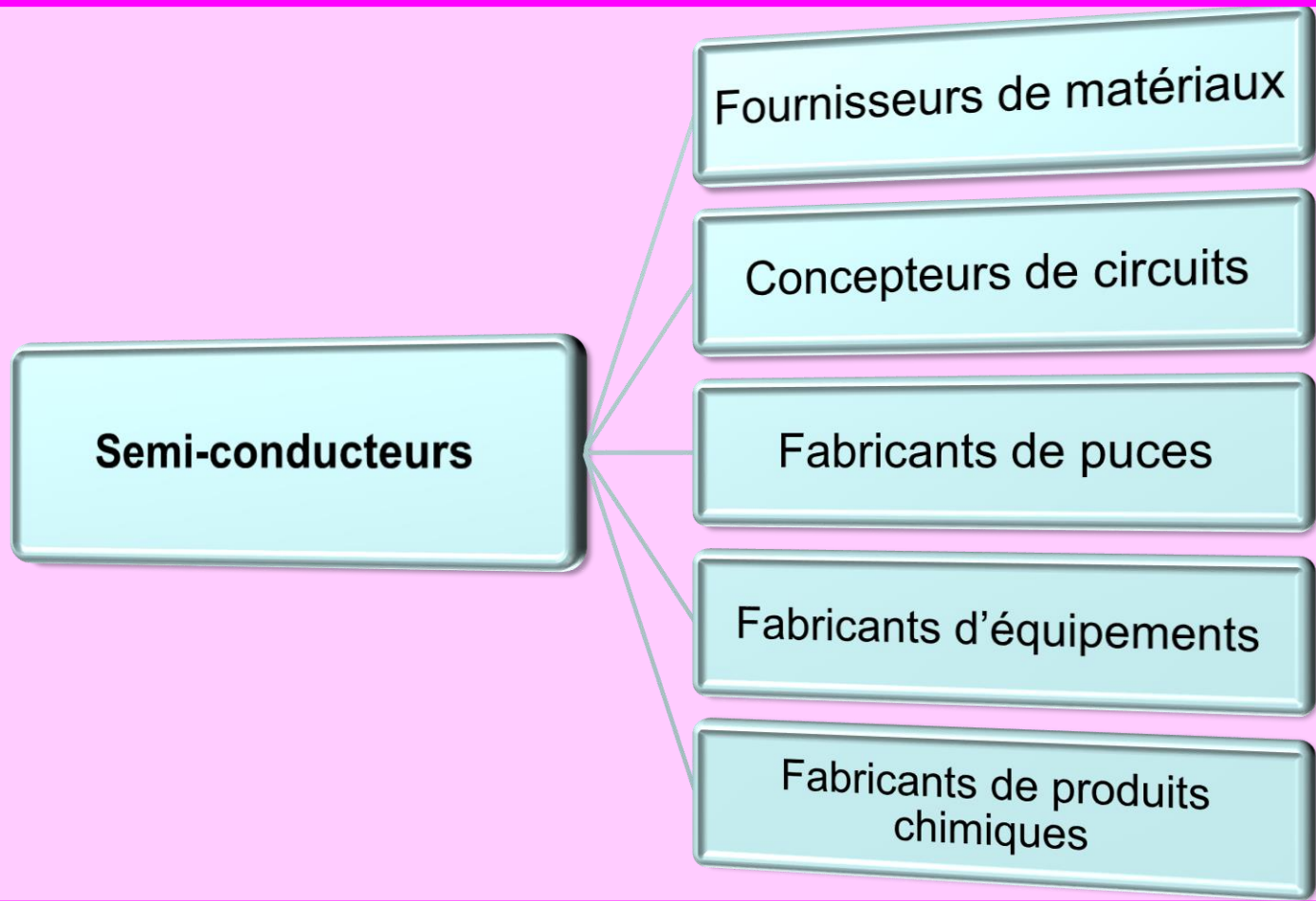


5. Aspects économiques

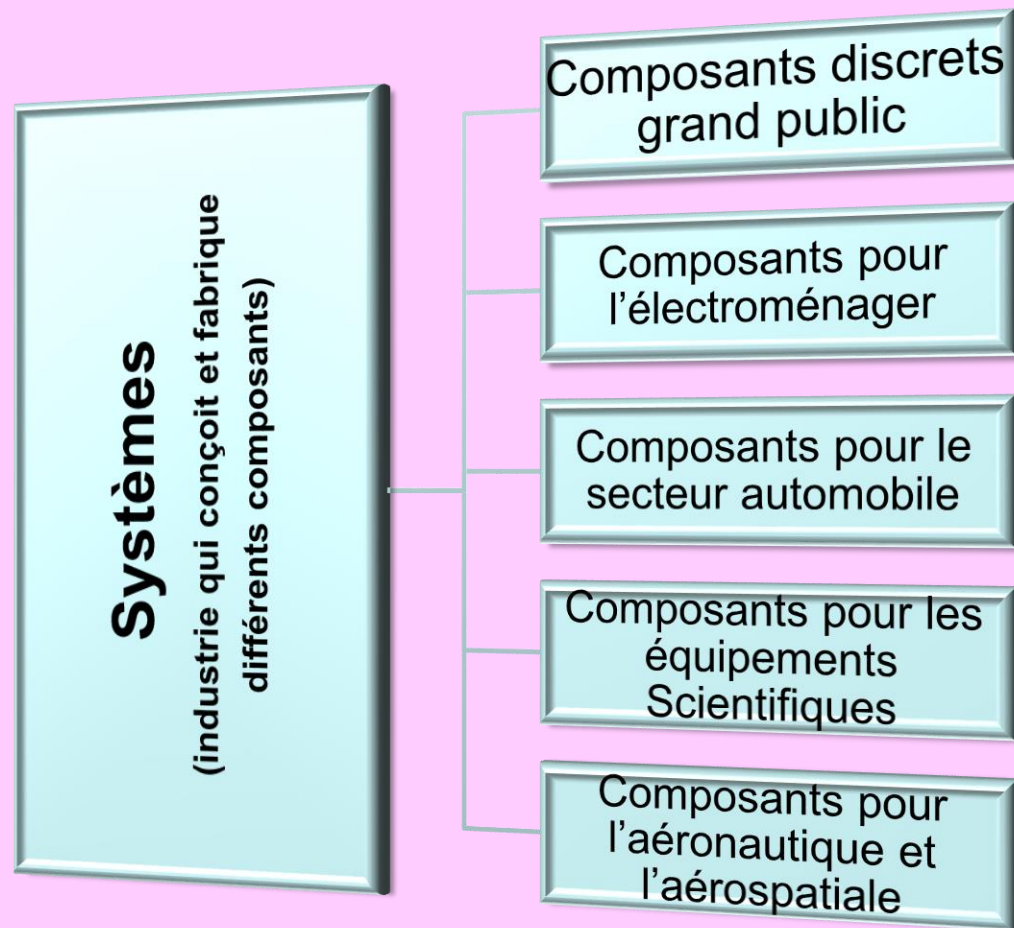
Organisation de l'industrie électronique



Organisation de l'industrie électronique



Organisation de l'industrie électronique



Aspects économiques

Quelques
chiffres de
l'année 2017

- L'industrie des semi-conducteurs mondiale a atteint un chiffre d'affaire de 300 milliards de dollars.

Aspects économiques

**Quelques
chiffres de
l'année 2017**

- Elle alimente une industrie mondiale de l'électronique et des systèmes de 1200 milliards de dollars.

Aspects économiques

**Quelques
chiffres de
l'année 2017**

- La fabrication de plaquettes a engendré une industrie des équipements de 60 milliards de dollars

Aspects économiques

Investissements à l'échelle mondiale

Chiffre d'affaire du marché des semi-conducteurs selon Semiconductor Industry Association (SIA)

2020 : 440 milliards de dollars

2021 : 556 milliards de dollars (+26%, 1 150 milliards d'unités de semi-conducteurs

vendues)

Aspects économiques

Leaders Mondiaux du
marché des semi-
conducteurs

2020 : Intel (USA)

2021 : Samsung, Corée du
sud (75,8 Md\$, contre 57,7
Md\$ en 2020)

Bibliographie

Pour plus d'amples informations, consultez les livres suivants:

- 1) Peter Van Zant, Microchip fabrication: A Practical Guide to Semiconductor Processing, McGraw-Hill, 2014.
- 2) G. S. May & S.M. Sze, Fundamentals of semiconductor fabrication, Wiley, 2003.
- 3) C.Y. Chang and S.M. Sze, ULSI Technologie, McGraw-Hill, 1996.
- 4) A. Vapaille et R. Castagné, Dispositifs et circuits intégrés semi-conducteurs, Physique et technologie, Dunod, 1987