

CHAPITRE 4 : LES CIRCUITS SEQUENTIELS

4.1 Introduction

L'ordinateur enregistre les données et les instructions des programmes en mémoire. Pour réaliser cette tâche, des cellules de mémorisation sont utilisés. Pour mémoriser un état logique (0 ou 1), on utilise des circuits capables de se souvenir des valeurs stockées. Ces circuits sont appelés circuits *séquentiels*.

4.2 Circuit séquentiel

Un circuit séquentiel est un circuit combinatoire dont les valeurs des fonctions de sortie dépendent des états des entrées (nommées entrées primaires) et des états précédents des sorties (nommées entrées secondaires). On dit alors que le circuit séquentiel possède une fonction mémoire.

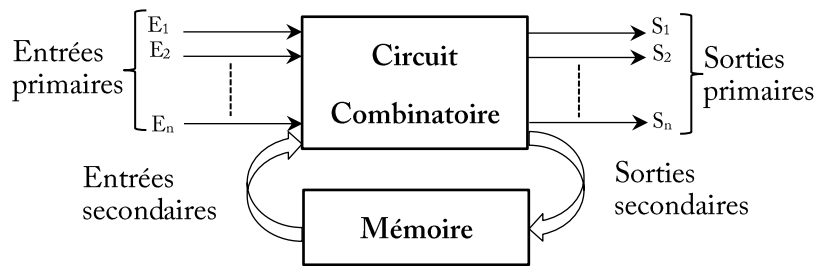


Figure 4.1 : Schéma bloc d'un circuit séquentiel.

Les circuits séquentiels peuvent être classés en 2 catégories :

- *Circuits asynchrones* : les sorties changent d'états lorsque les états des entrées changent ;
- *Circuits synchrones* : les sorties changent d'états par un signal de synchronisation nommé signal « Horloge » noté H ou CLK.

4.3 Les bascules Asynchrones

La bascule est un circuit de mémorisation capable de stocker un bit et le restituer au temps nécessaire. C'est un système séquentiel constitué par une ou deux entrées et deux sorties complémentaires.

4.3.1 Bascule RS

- Une impulsion sur S (**set**) → Mise à 1 de Q (marche).
- Une impulsion sur R (**Reset**) → Mise à 0 de Q (Arrêt).

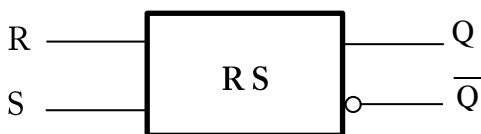


Figure 4.2 : Bascule RS.

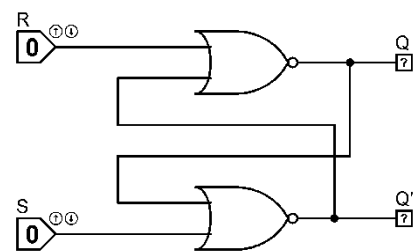


Figure 4.3 : Logigramme de la bascule RS.

Table 4.1 : Table de vérité de la bascule RS.

| Entrées | | | Sorties | | Mode de fonctionnement |
|---------|---|----------------|------------------|-------------------|------------------------|
| R | S | Q _t | Q _{t+1} | Q̄ _{t+1} | |
| 0 | 0 | 0 | 0 | 1 | Etat précédent |
| 0 | 0 | 1 | 1 | 0 | Etat précédent |
| 0 | 1 | 0 | 1 | 0 | Enclenchement |
| 0 | 1 | 1 | 1 | 0 | Maintient à 1 |
| 1 | 0 | 0 | 0 | 1 | Maintient à 0 |
| 1 | 0 | 1 | 0 | 1 | Déclenchement |
| 1 | 1 | 0 | - | - | Interdit |
| 1 | 1 | 1 | - | - | Interdit |

NB : L'état R=S=1 est un état interdit, vu que les deux sorties complémentaires Q et Q̄ ont le même état (ce qui n'est pas logique).

L'équation caractéristique (expression simplifiée) de la bascule RS est $Q_{t+1} = \bar{R}Q_t + S$

4.3.2 Bascule D

- Un appui sur D → Mise à 1 de Q.
- Un relâchement de D → Mise à 0 de Q.

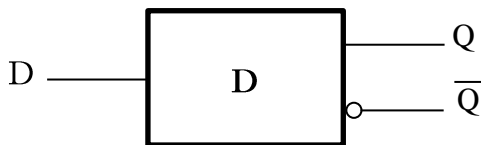


Figure 4.4 : Bascule D.

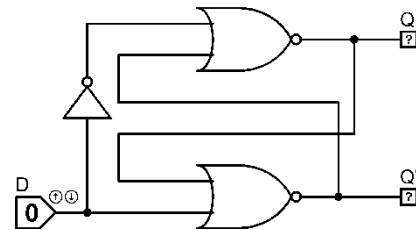


Figure 4.5 : Logigramme de la bascule D.

Table 4.2 : Table de vérité de la bascule D.

| Entrées | | Sorties | | Mode de fonctionnement |
|---------|----------------|------------------|-------------------|------------------------|
| D | Q _t | Q _{t+1} | Q̄ _{t+1} | |
| 0 | 0 | 0 | 1 | Maintient à 0 |
| 0 | 1 | 0 | 1 | Déclenchement |
| 1 | 0 | 1 | 0 | Enclenchement |
| 1 | 1 | 1 | 0 | Maintient à 1 |

L'équation caractéristique de la bascule D est : $Q_{t+1} = D$.

Remarque : En mettant $S = D$ et $R = \bar{D}$ dans l'équation de la bascule RS on aura : $Q_{t+1} = DQ_t + D = D$. Alors, on peut avoir une bascule D en ajoutant dans une bascule RS un inverseur entre S et R.

4.3.3 Bascule JK

À l'inverse de la bascule RS, la condition J=K=1, ne donne pas lieu à une condition indéterminée, mais plutôt la bascule passe à l'état opposé.

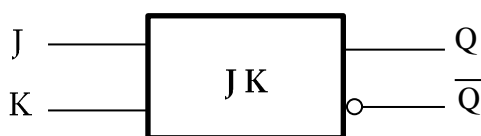


Figure 4.6 : Bascule JK.

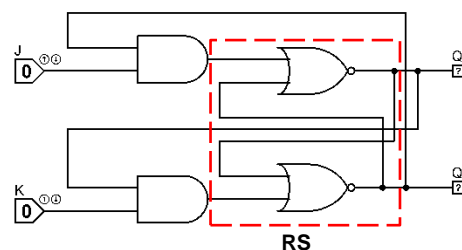


Figure 4.7 : Logigramme de la bascule JK.

Table 4.3 : Table de vérité de la bascule JK.

| Entrées | | | Sorties | | Mode de fonctionnement |
|---------|---|----------------|------------------|------------------|------------------------|
| J | K | Q _t | Q _{t+1} | Q _{t+1} | |
| 0 | 0 | 0 | 0 | 1 | Etat précédent |
| 0 | 0 | 1 | 1 | 0 | Etat précédent |
| 0 | 1 | 0 | 0 | 1 | Maintient à 0 |
| 0 | 1 | 1 | 0 | 1 | Déclenchement |
| 1 | 0 | 0 | 1 | 0 | Enclenchement |
| 1 | 0 | 1 | 1 | 0 | Maintient à 1 |
| 1 | 1 | 0 | 1 | 0 | Enclenchement |
| 1 | 1 | 1 | 0 | 1 | Déclenchement |

$$Q_{t+1} = J\bar{Q}_t + \bar{K}Q_t$$

4.3.4 Bascule T

La bascule T est obtenue en raccordant les entrées J et K d'une bascule JK.

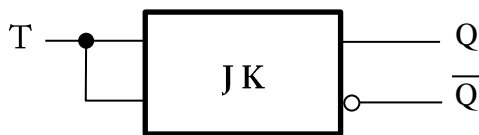


Figure 4.8 : Bascule T.

$$Q_{t+1} = \bar{T}Q_t + T\bar{Q}_t = T \oplus Q_t$$

Table 4.4 : Table de vérité de la bascule T.

| Entrées | | Sorties | | Mode de fonctionnement |
|---------|----------------|------------------|------------------|------------------------|
| T | Q _t | Q _{t+1} | Q _{t+1} | |
| 0 | 0 | 0 | 1 | Maintient à 0 |
| 0 | 1 | 1 | 0 | Maintient à 1 |
| 1 | 0 | 1 | 0 | Enclenchement |
| 1 | 1 | 0 | 1 | Déclenchement |

4.4 Les bascules synchrones

Les sorties d'une bascule synchrone ne changent d'état que lorsque un signal additionnel est introduit en entrée, dit signal d'horloge, notée H ou CLK (voir figure ci-dessous).

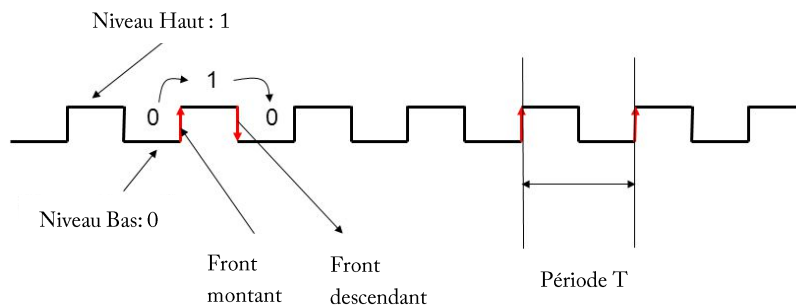


Figure 4.9: Signal horloge.

Table 4.5 : Types d'horloges et leurs symboles.

| Symbole | Fonctionnement | Forme du signal |
|---------|---|-----------------|
| | Horloge fonctionnant sur niveau haut (H) | |
| | Horloge fonctionnant sur niveau bas (B) | |
| | Horloge fonctionnant sur passage du niveau bas au niveau haut | |
| | Horloge fonctionnant sur passage du niveau haut au niveau bas | |

4.4.1 Synchronisation sur niveau haut

- Si $H=0$: la sortie maintient son état, quelles que soient les valeurs des entrées.
- Si $H=1$: la bascule fonctionne en mode normale, les sorties obéissent aux entrées.

Donc la bascule ne fonctionne normalement que si $H=1$ (Niveau Haut).

4.4.2 Synchronisation sur niveau bas

Dans le cas du niveau bas:

- Si $H=1$: Q maintient son état (pas de changement).
- Si $H=0$: fonctionnement normal de la bascule.

4.4.3 Synchronisation sur front

Les variables logiques ont deux niveaux : le niveau logique bas (0) ou le niveau haut (1). Le passage du niveau bas vers le niveau haut s'appel *front montant*, tandis que le passage du niveau haut vers le niveau bas s'appel *front descendant*.

4.4.4 Bascule JK synchronisée sur front montant

Table 4.6 : Table de vérité de la bascule JK synchronisée sur front montant.

| Entrées | | | Sorties | | Mode de fonctionnement |
|---------|---|---|------------------|----------------------|------------------------|
| CLK | J | K | Q_{t+1} | \overline{Q}_{t+1} | |
| 0 | X | X | Q_t | \overline{Q}_t | Etat précédent |
| 1 | X | X | Q_t | \overline{Q}_t | Etat précédent |
| ↓ | X | X | Q_t | \overline{Q}_t | Etat précédent |
| ↑ | 0 | 0 | Q_t | \overline{Q}_t | Etat précédent |
| ↑ | 0 | 1 | 0 | 1 | Déclenchement |
| ↑ | 1 | 0 | 1 | 0 | Enclenchement |
| ↑ | 1 | 1 | \overline{Q}_t | Q_t | Changement d'état |

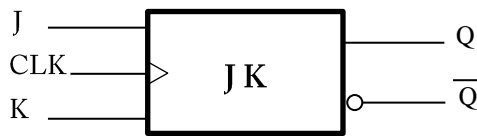


Figure 4.10: Bascule JK synchronisée.

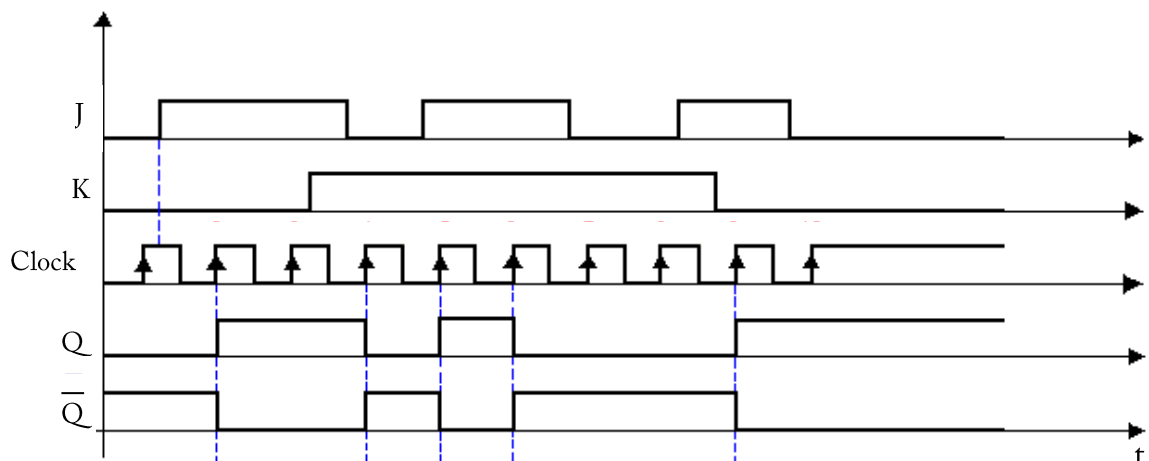


Figure 4.11: Chronogramme de la bascule JK synchronisée sur front montant.

4.5 Bascule maître-esclave

Une bascule de type maître-esclave peut être obtenue en raccordant deux bascules, la première appelée maître et la deuxième appelée esclave, où les signaux d'horloge sont complémentaires.

4.5.1 Bascule D maître-esclave

Une bascule D synchronisée sur front peut être obtenue en utilisant une structure maître-esclave composée de deux bascules D.

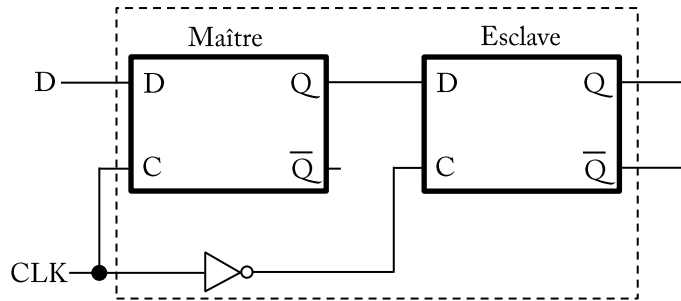


Figure 4.12 : Bascule maître-esclave D déclenchée par front descendant de l'horloge.

- Si CLK = 1 : la première bascule fonctionne normalement et la deuxième est bloquée.
- Si CLK = 0 : la première bascule est bloquée et la deuxième fonctionne normalement.
- Les deux bascules fonctionnent ensemble au moment de passage de CLK de 1 à 0 c'est-à-dire au moment du front descendant (\downarrow).

Table 4.7 : Table de vérité de la bascule D synchronisée sur front montant.

| Entrées | | Sorties | |
|---------|------------|-----------|----------------------|
| D | CLK | Q_{t+1} | \overline{Q}_{t+1} |
| X | 0 | Q_t | \overline{Q}_t |
| X | 1 | Q_t | \overline{Q}_t |
| 0 | \uparrow | 0 | 1 |
| 1 | \uparrow | 1 | 0 |

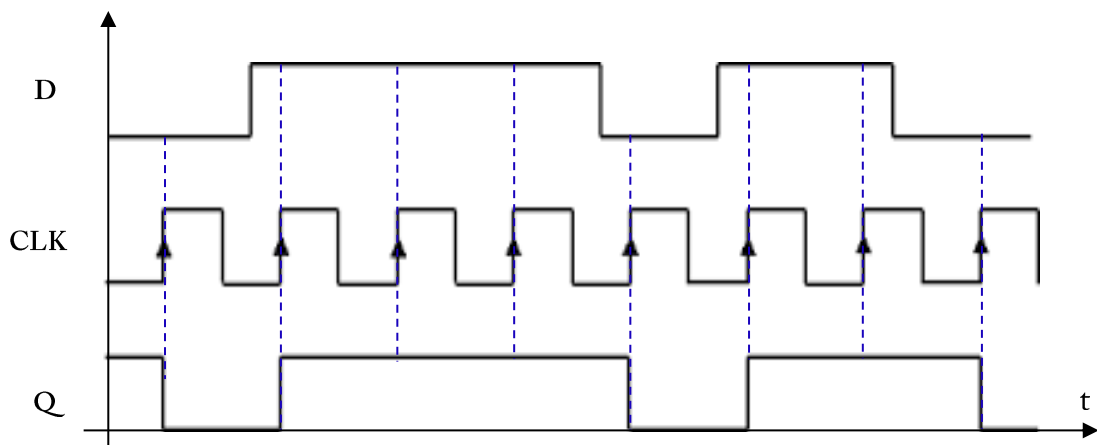


Figure 4.13 : Chronogramme de la bascule maître-esclave D activée par front montant.

4.6 Exemple d'application des bascules : diviseur de fréquence par 2

La donnée D enregistrée en sortie Q lors du front actif (montant/descendant) de l'horloge est \bar{Q} , puisque \bar{Q} est reliée à D. C.-à-d., quel que soit l'état logique de la sortie Q avant le top de l'horloge (1 logique), la bascule change d'état au moment du front d'horloge.

La figure suivante montre le montage à réaliser pour transformer une bascule D maître-esclave en diviseur de fréquence par 2.

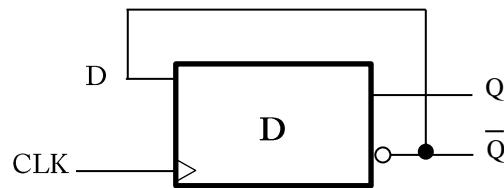


Figure 4.14 : Bascule D maître-esclave montée en diviseur de fréquence par 2.

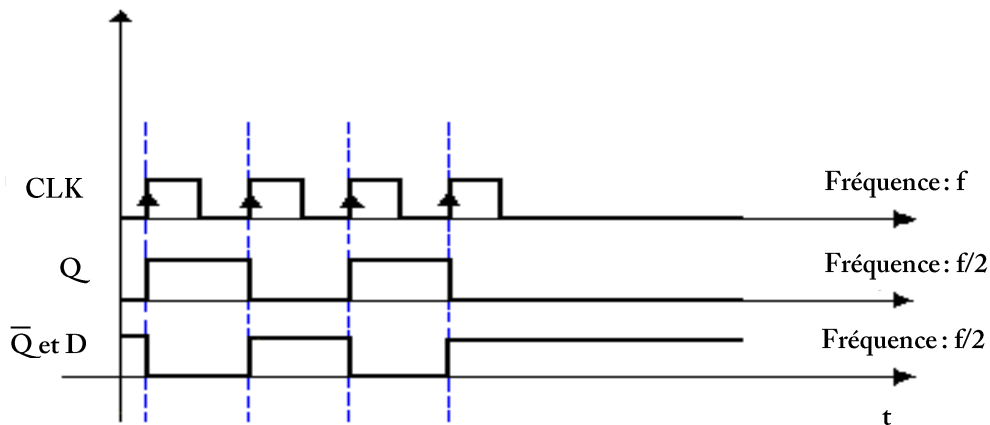


Figure 4.15 : Chronogramme du diviseur de fréquence par 2.